



Titre : Capteur pour évaluer l'humidité et ses effets à l'intérieur des composants électroniques

Description (= Cadre du GT) :

- Identifier les capteurs qui permettront d'évaluer la pénétration et le taux d'humidité dans le système, sans perturber son fonctionnement.
- Évaluer l'impact de l'humidité sur la fiabilité

Etat de l'art sur le sujet :

- High Humidity, High Temperature and High Voltage Reverse Bias - A Relevant Test for Industrial Applications (IEEE)
- Temperature Humidity Bias (THB) Testing on IGBT Modules at High Bias Levels (IALB - University of Bremen – Christian Zora, Nando Kaminski)
- Model-Based Condition Monitoring of Power Semiconductor Devices in Wind Turbines
- Projet : AUDACE / WP4.2 – Analyse de défaillance
Mesures des constituants chimiques des packages par RMN
- Tests de prise d'humidité sur des SOC (IMS Bordeaux)
- Thèse : Caractérisation de l'absorption et désorption d'humidité dans des résines d'encapsulation pour la modélisation de la diffusion et l'étude hygromécanique de boîtiers (2022 - Ariane TOMAS – UMS – IMS Bordeaux)
- ...

Période de réalisation : du 01/09/2023 au 30/06/2024
TRL initial : TRL7-9 **TRL visé :** TRL9

Verrou(s) technologique(s) & WP :

- Valider qu'il y a bien pénétration de l'humidité dans ce type de boîtier et la pénétration au niveau de la puce en fonction des stressseurs externes.
- Installer des capteurs sans perturber le fonctionnement des composants de puissance

Principales étapes de réalisation (= Objectifs du GT):

- Valider l'intégration du capteur d'humidité dans le composant, sans en perturber le fonctionnement
- Valider la pénétration de l'humidité et évaluer les effets

Partenaires impliqués :

- CFF [NAE] – IRT Saint Exupéry –...
à identifier lors de la réunion de lancement le 28/09/2023

Livrables :

1. Etude sur capteurs d'humidités
2. Caractérisation et validation des capteurs identifiés



Réunion de lancement

Le jeudi 28/09/2023
De 10h00 à 12h00
En visioconférence

Participation libre et gratuite
Inscription obligatoire [ici](#)





Enchaînement du GT CFF-GT2023-01 avec d'autres programmes (SiCRET+, ...)



CFF-GT2023-01

Identifier les capteurs d'humidité adaptés aux composants et systèmes à étudier

- I. Etude sur capteurs d'humidités
- II. Caractérisation et validation des capteurs identifiés

- Liste des Composants ou Systèmes à évaluer
- Liste des problématiques induites par l'humidité
- Liste des caractéristiques à mesurer en fonction de %HR
- Liste des contrôles pour évaluer la non-intrusion du capteur
- Liste des capteurs appropriés



Impact des effets de l'humidité	Type d'appareils	Nom du programme	Secteurs	
Pénétration de l'humidité	Sur les composants de puissance	SiCRET+ WP3	Automobile	Énergie
Application d'une contrainte de tension	Sur les composants RF	Autre CFF-GT ??	Ferroviaire	Aéronautique
Effets de l'humidité et de la condensation	Sur l'optoélectronique	...	Naval	Spatial
	Sur la microélectronique	...	Défense	...

SiCRET + = Silicon Carbide Reliability Evaluation for Transport

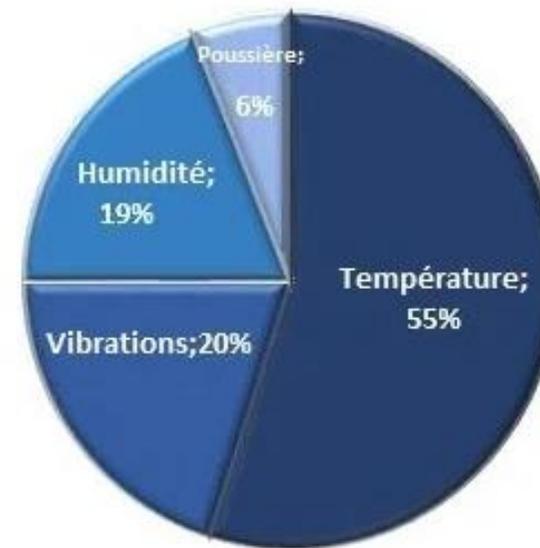


Introduction

- Nos systèmes sont de plus en plus complexes et intègrent de plus en plus d'électronique embarqué.
- Tous les secteurs industriels sont concernés.
- Les industriels se doivent de garantir la fiabilité de ces systèmes, en tenant compte du profil de mission et des facteurs de stress qui peuvent conduire à une défaillance.
- Parmi ces facteurs, l'humidité est une variable non négligeable à prendre en compte pour évaluer la fiabilité d'un composant.

C'est donc l'objet de ce groupe de travail :
Identifier les capteurs permettant de mesurer l'humidité à l'intérieur des composants électroniques et ses effets.

ORIGINE DES PANNES LIÉES AU STRESS ENVIRONNEMENTAL (applications avioniques):



■ Température ■ Vibrations ■ Humidité ■ Poussière

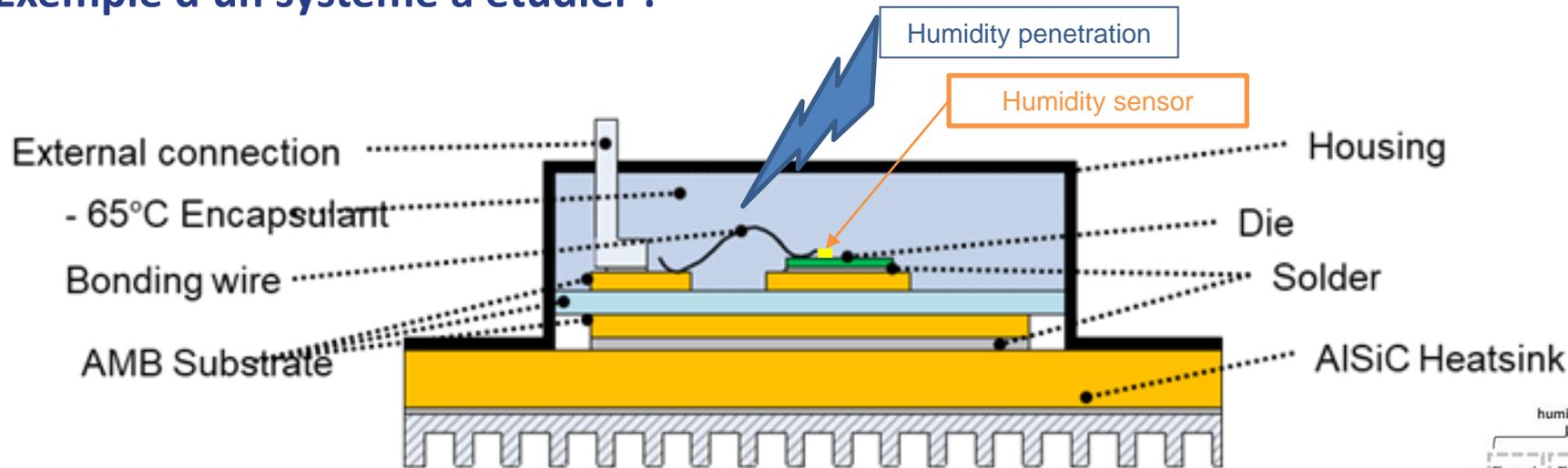
T.L.Landers et al., ELECTRONICS MANUFACTURING PROCESS, PRENTICE HALL INTERNATIONAL EDITIONS



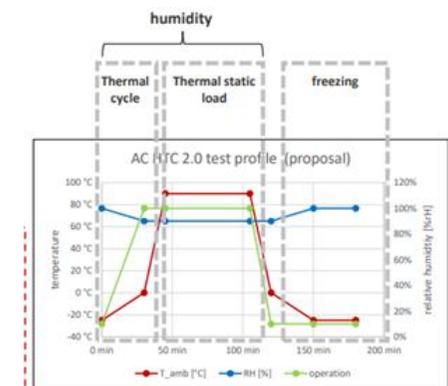


Schéma de principe

Exemple d'un système à étudier :



- Quels Composants, quels Systèmes-in-Package étudier ?
- Quelles Méthodes d'essais à faire subir ?
- Quels Critères fonctionnels à évaluer/monitorer à l'aide du capteur ?



Test profile example



Etat de l'art sur le sujet

Les documents sont
consultables ici.

Bibliographie

High Humidity, High Temperature and High Voltage Reverse Bias - A Relevant Test for Industrial Applications (IEEE – PCIM Europe 2018, 5 – 7 June 2018, Nuremberg, Germany)	Ici
Temperature Humidity Bias (THB) Testing on IGBT Modules at High Bias Levels (IALB – University of Bremen – Christian Zora, Nando Kaminski – CIPS 2014)	Ici
Projet : AUDACE / WP4.2 – Analyse de défaillance Mesures des constituants chimiques des packages par RMN (UVSQ – Presto - OCTOBRE-2012)	Ici
HV-H3TRB tests for Power Semiconductor Railway Applications (ECPE Guideline - Release 01.12/2019)	Ici
Use of a SPICE-based Transfer Function to Model the Absolute Humidity in a Power Semiconductor Module (Olivier Quittard, Hitachi Energy, Switzerland - CIPS 2022)	Ici
Stress test qualification for automotive grade discrete semiconductors (AEC_Q101_Rev_C1_Complete - June 29, 2005 - Automotive Electronics Council)	Ici
Model-Based Condition Monitoring of Power Semiconductor Devices in Wind Turbines (IALB – University of Bremen – Alexander Brunko – EPE'19 ECCE Europe)	Ici



Etat de l'art sur le sujet

Les documents sont consultables ici.

Bibliographie

Moisture Sensitivity Level - MSL-TESTING-REPORT-Final (R. David Gerke - Jeannette Plante - February 2004 – NASA Electronic Parts and Packaging Program)	Ici
Epoxy Mold Compound Characterization for Modeling Packaging Reliability (2022 IEEE – Ariane Tomas, Benoit Lambert – UMS – IMS Bordeaux)	Ici
Thèse : Caractérisation de l'absorption et désorption d'humidité dans des résines d'encapsulation pour la modélisation de la diffusion et l'étude hygromécanique de boîtiers (Soutenance à venir - Ariane TOMAS – UMS – IMS Bordeaux)	Ici
Thèse : Impact de la température et de l'humidité sur la diffusion de l'eau dans les matériaux et sur les mécanismes de défaillance des circuits (Soutenue le 19-10-2021 - Vivien Cartailier - IMS Bordeaux)	Ici
Thèse : Caractérisation expérimentale et simulation physique des mécanismes de dégradation des interconnexions sans plomb dans les technologies d'assemblage à très forte densité d'intégration « boîtier sur boîtier » (Soutenue le 26-03-2010 - Wei Feng – IMS Bordeaux)	Ici



Etat de l'art sur le sujet

Humidité (Moisture)

- Certaines défaillances du produit sont causées par l'humidité. Il s'infiltré dans le produit le long des joints de boîtier IC ou des espaces entre les broches, ce qui conduit les métaux dans le circuit intégré et entraîne un court-circuit ou une fuite de courant. Le test de température et d'humidité est conçu pour tester la résistance des boîtiers IC à l'humidité afin d'assurer la fiabilité du produit.
- Vérifier et évaluer la résistance de la substance d'emballage et des circuits internes des composants électroniques non scellés contre la corrosion par l'humidité sous des facteurs d'accélération de haute température, humidité et pression. Les conditions d'essai pour l'électronique grand public définies par JEDED peuvent couvrir THB, HAST, uHAST et PCT.

Test Item	Temperature	Humidity	Vapor Pressure	Bias	Test Duration
HAST	130±2 °C	85±5%	33.3psia	V _{cc} max	96(-0,+2)Hrs
	110±2 °C	85±5%	17.7psia	V _{cc} max	264(-0,+2)Hrs.
THB	85±2 °C	85±5%	7.12psia	V _{cc} max	1000(-24,+168)Hrs.
uHAST	130±2 °C	85±5%	33.3psia	NA	96(-0,+2)Hrs.
	110±2 °C	85±5%	17.7psia	NA	264(-0,+2)Hrs.
PCT	121±2 °C	100%	29.7 psia	NA	96(-0, +5) Hrs duration is typical for this test.

* You may execute either HAST or THB as the former is accelerating version of the latter

* uHAST assessment is not needed after the execution of HAST or THB, according to JESD47

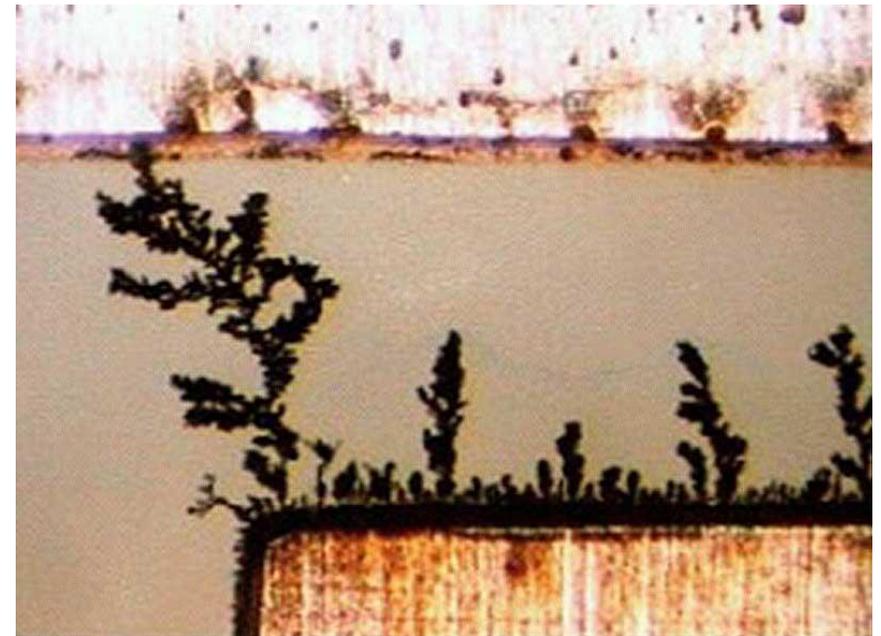
Source : <https://www.istgroup.com/en/service/temperature-humidity/>



Etat de l'art sur le sujet

Modèle de défaillance

- Placer le DUT dans un environnement de test de température, d'humidité et de pression élevées, puis appliquer une tension pour infiltrer l'humidité dans le produit le long de l'interface avec la CEM, le cadre de mine ou le substrat et pour identifier les défaillances suivantes :
 - Connectivité de l'interface
 - Changement de composé métallique entre le matériau de liaison du fil et la plaquette ou le tampon d'aluminium
 - Migration ionique due à la corrosion électrolytique qui, à son tour, entraîne une fuite de court-circuit, voir la figure ci-dessous pour l'illustration



Source : <https://www.istgroup.com/en/service/temperature-humidity/>



Etat de l'art sur le sujet

Test du niveau de sensibilité à l'humidité (MSL)

Moisture Sensitivity Level (MSL) testing

- Le test de niveau de sensibilité à l'humidité (test MSL) est introduit pour vérifier le niveau de sensibilité à l'humidité des CI, afin d'éviter une durée de vie raccourcie ou des dommages résultant du délaminage du circuit intégré dans l'assemblage de refusion SMT.
- Le dispositif soumis à l'essai (DUT) doit être soumis à un « essai initial des caractéristiques électriques », à un « contrôle de l'aspect extérieur » et à un « contrôle par ultrasons » pour valider l'état initial du DUT (par exemple, présence de délamination et de fissures) avant « cuisson » à 125 °C pendant 24 heures, suivi d'un essai de « déshumidification » et de « refusion ».

- | | |
|-----------------------------------------|---------------------------------------|
| 1 Initial electric characteristics test | 5 Triple reflow test |
| 2 Initial external look inspection | 6 Final external look inspection |
| 3 Initial ultrasonic inspection | 7 Final ultrasonic inspection |
| 4 Bake-out / dehumidification | 8 Final electric characteristics test |

Source : <https://www.istgroup.com/en/service/msl-test/>



Etat de l'art sur le sujet

Temperature Humidity Bias (THB) testing

- Le test “temperature-humidity-bias” (THB) est la norme pour les essais de contrainte accélérés en ce qui concerne la corrosion et d’autres mécanismes de dégradation entraînés par l’humidité. Habituellement, des tests de 1000 heures à 85 ° Celsius et 85% d’humidité relative (85/85) sont utilisés pour prédire jusqu’à 25 ans de fonctionnement. En ce qui concerne les normes respectives demandant un auto-échauffement limité, le biais était généralement limité à 80V. Néanmoins, de récents tests THB sur des modules IGBT de 1,7 kV ont montré qu'une polarisation plus élevée constitue une condition de test plus sévère. L'analyse des défaillances a confirmé la corrosion de la métallisation des copeaux d'Al ainsi que des dendrites de Cu et Ag comme mécanismes de défaillance pertinents. Afin de déterminer l'accélération due à la polarisation, des modules IGBT de 1,2 kV ont été testés en THB à 65 % et 90 % de leur tension nominale V_{nom} , respectivement.
- Une dégradation caractéristique composée de trois phases a été identifiée. La 2ème phase semble être déterminée par la corrosion de l'Al et un facteur d'environ deux a été estimé pour l'accélération entre les tensions d'essai susmentionnées. Au cours de la 3ème phase , les appareils se sont stabilisés probablement du fait d'un auto-échauffement localisé. Ainsi, ce mécanisme de dégradation est en quelque sorte auto-limité, mais des fuites plus élevées augmentent le risque d'emballement thermique, c'est-à-dire de panne catastrophique, surtout lorsqu'elle est polarisée près de V_{nom} .

Source : 27e Symposium international de l'IEEE 2015 sur les dispositifs et circuits intégrés à semi-conducteurs de puissance (ISPSD)



Etat de l'art sur le sujet

Méthodes d'essais :

- JESD 47/JESD 22-A101/JESD 22-A110/
- JESD 22-A118/JESD 22-A102
- IEC 60068-2-66
- AEC-Q100/AEC-Q101/AEC-Q102

- Test standard type 60068 without bias ?
- New standard HV H3TRB with reverse BIAS at 80 or 100 %
- Standard in discussion : dynamic HV H3TRB test with switching condition ?
- Test with cycling temperature as for outdoor applications ?
- Condensation test ?

- Many discussions at ECPE European Center for Power Electronics for both mobile (automotive, railway) as well as stationary systems like photovoltaic, industry drives and grid-related applications : **the objective is to have a representative test to validate components and to validate humidity penetration at die level.**



Questionnements

Pénétration & stressseurs / effets sur les matériaux / effets et critères fonctionnels

- Quels besoins pour quels type de composants ?
- Quel modèle d'absorption de l'humidité en fonction des stressseurs (Température, Humidité, Pression) ?
- Quels effets sur les matériaux (gel, résine,...interfaces) : adhésion, coefficient of linear thermal expansion (CLTE), Capa, conductivité, ...
- Quels effets corolaires des cyclage en Température avec humidité
 - Tenue en tension
 - Condensation et décharges partielles
 -

Expérimentation

- Capteur sur démonstrateur ou en service ?
- Quels indicateurs de défaillance?
- Comment valider les modèles ?
- Test et monitoring

À compléter à l'issue du tour de table
A prendre en compte dans le déroulement du GT



Capteurs d'humidité

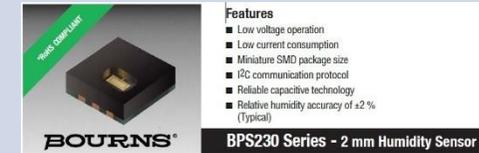
Les documents sont consultables ici.

Etat de l'art sur le sujet :

Sensor BOURNS
Dim. 2,0 x 2,0 x 0,75



bps230_obsolete

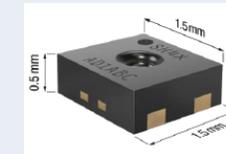


[Fiche](#)

Sensor SENSIRION
Dim. 1,5 x 1,5 x 0,5



SHT4x-membrane



[Fiche](#)

Sensor TE Connectivity
Dim. 3,0 x 3,0 x 0,9



ENG_DS_HTU21D_A6



[Fiche](#)

Sensor TE Connectivity
Dim. 2,5 x 2,5 x 0,9



ENG_DS_HTU31_RHT_SENSOR_IC_5



[Fiche](#)



Réunion de lancement

Le jeudi 28/09/2023
De 10h00 à 12h00
En visioconférence

Participation libre et gratuite
Inscription obligatoire [ici](#)

