



Projet SMART Model

Solution de Modélisation de Composants RF utilisés pour Applications de Communications sans fil à Très Haut Débit



2 mars 2021
Olivier LATRY



SMARTMODEL

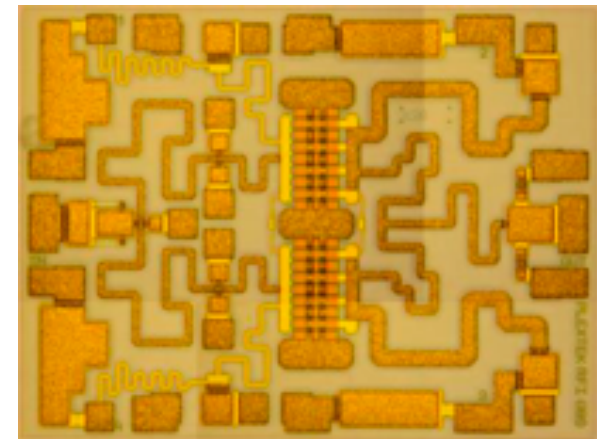


Objectifs du projet SMARTMODEL

Fournir une nouvelle solution de mesure et de modélisation de transistors RF de puissance en technologie GaN (Nitrure de Gallium)

Pour faire cela:

- Développer des outils logiciels et matériels uniques pour mettre en œuvre les méthodes de caractérisations innovantes développées à l'Université de Limoges (Xlim) et de Rouen (GPM)
- Eprouver ces méthodes de mesures et de modélisation en partenariat avec 2 industriels (III V Lab & UMS), identifiés comme fournisseurs de composants et utilisateurs finaux des résultats



Partenaires du projet



- GPM: Laboratoire de recherches «Groupe de Physique des Matériaux»
Unité Mixte de Recherche (UMR 6634):
CNRS/Université de Rouen/INSA de Rouen



- Xlim : Laboratoire de recherches «XLIM»
Unité Mixte de Recherche (UMR 7252):
CNRS/Université de Limoges



- III V Lab : GIE avec Alcatel Lucent (aujourd'hui NOKIA), Thales, CEA



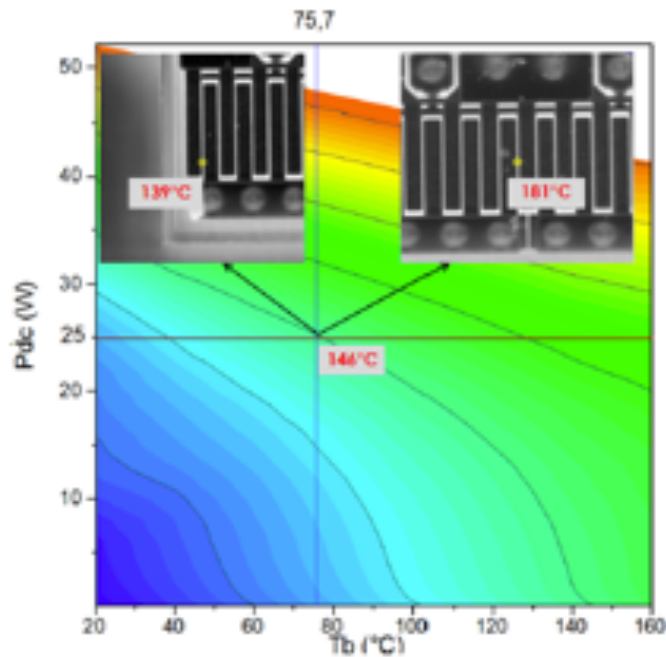
- United Monolithic Semiconductors : Joint Venture entre Thales et Airbus Defence and Space GmbH



- AMCAD Engineering

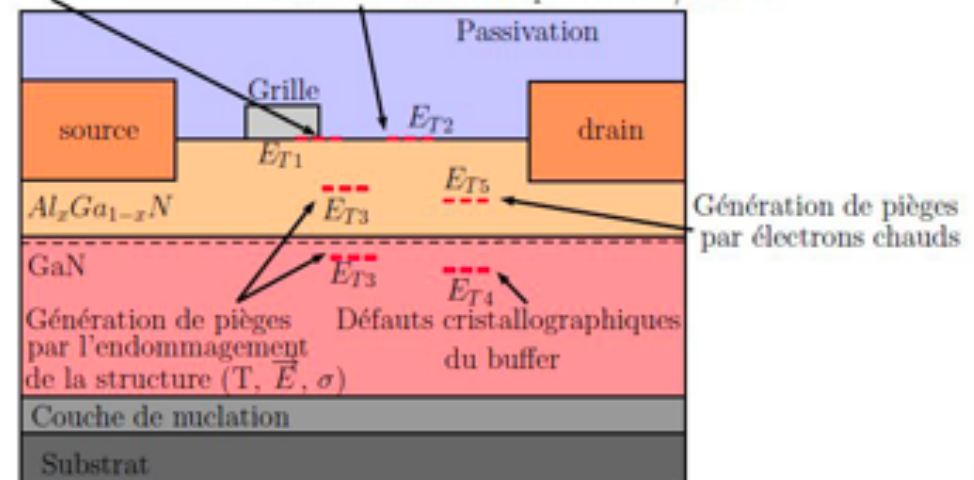
Points clefs liés à la modélisation

Au-delà du comportement électrique du transistor « classique » : la température (dissipation), ainsi que les pièges pour ces nouvelles technologies



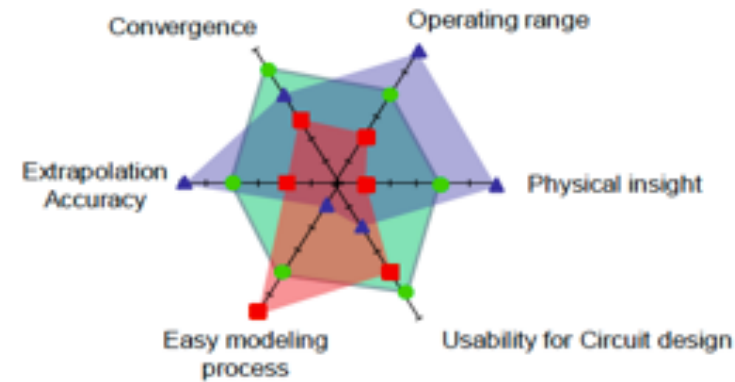
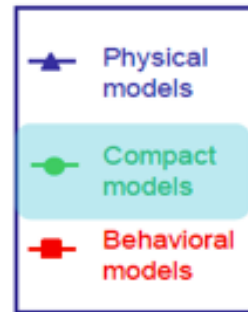
Pièges aux coins de grille
Défauts de l'interface Schottky

Pièges de surface
Défauts de l'interface passivation/AlGaN



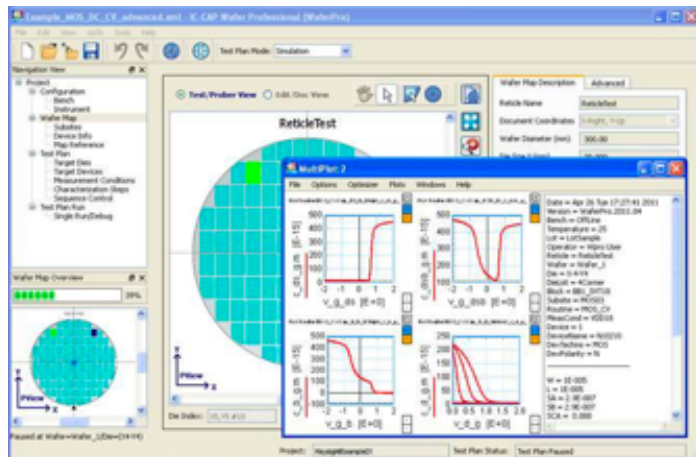
Etat de l'art : Logiciel

Modèles



IC CAP
Société: Keysight

IVCAD
Société: AMCAD



Etat de l'art : Matériel

APMS
(MC2 Technologies)



4200A-SCS
(Tektronix)



B1500
(Keysight)



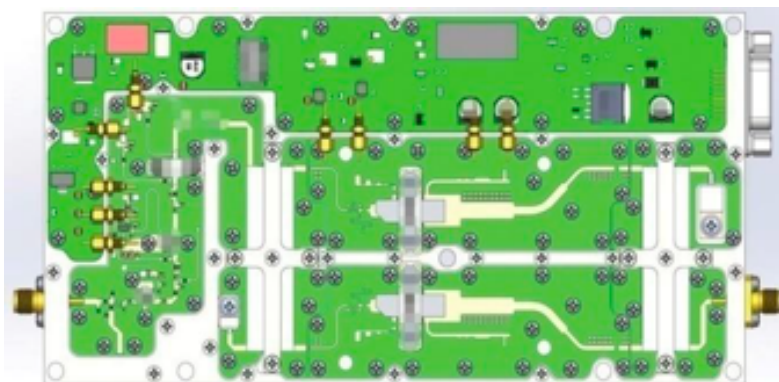
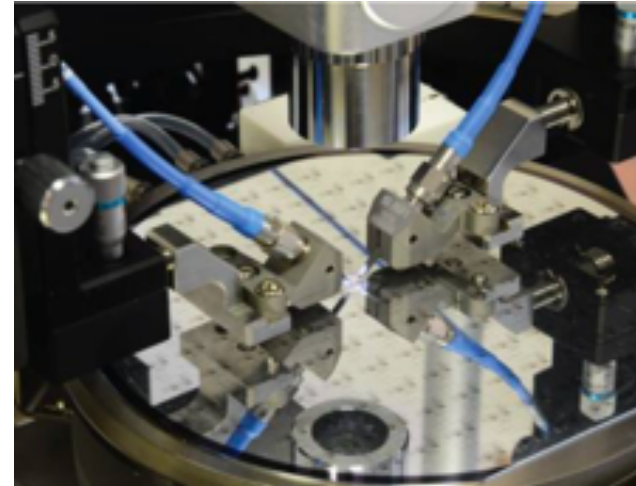
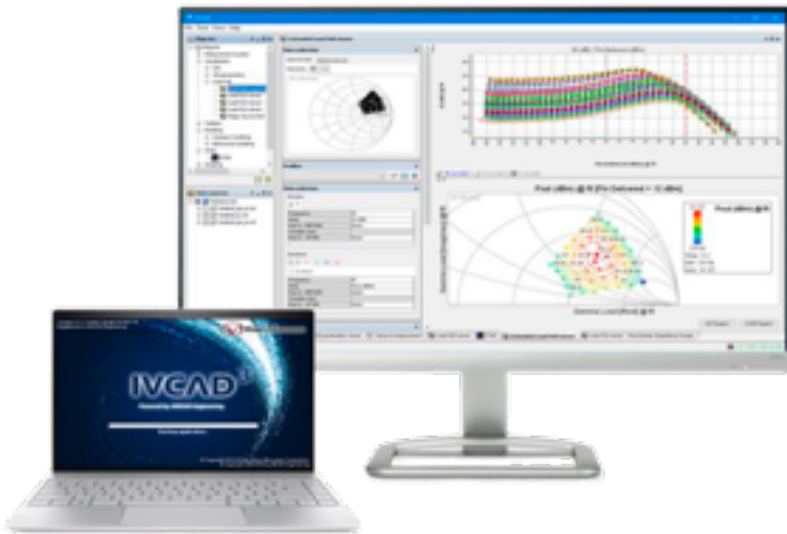
4850 (FOCUS Microwave)



AM3200 (AMCAD Engineering)



Mesurer au niveau composant, modéliser les composants et réaliser des designs circuit

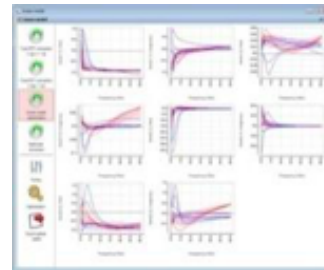


Points forts

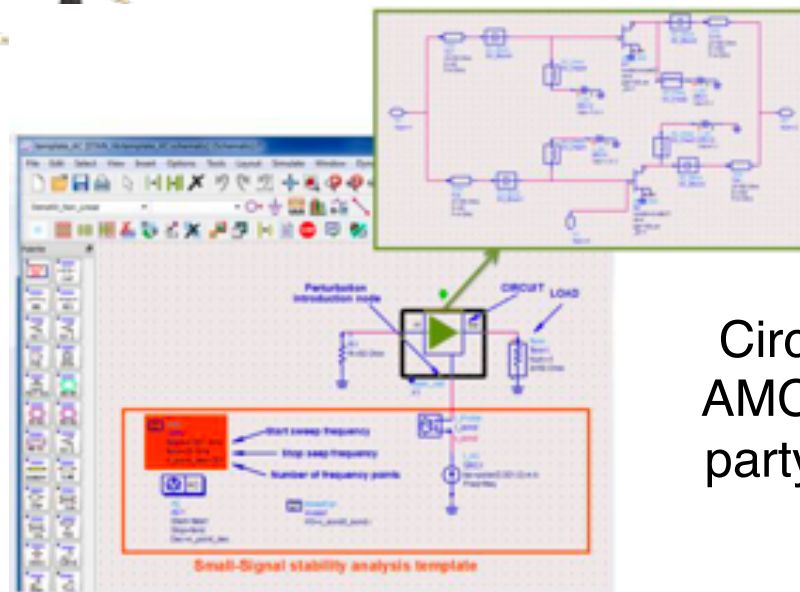
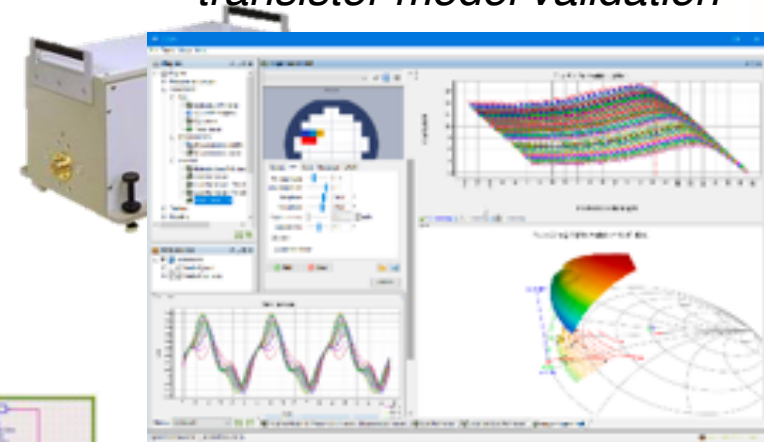
Pulsed IV & S
parameter test
bench control



Transistor model
extraction based on
pulsed IV data



*Load pull bench control for
transistor model validation*



Circuit Design using
AMCAD models in 3rd
party circuit simulator

Travaux dans le cadre du projet SMART MODEL

Logiciel / Structure du logiciel

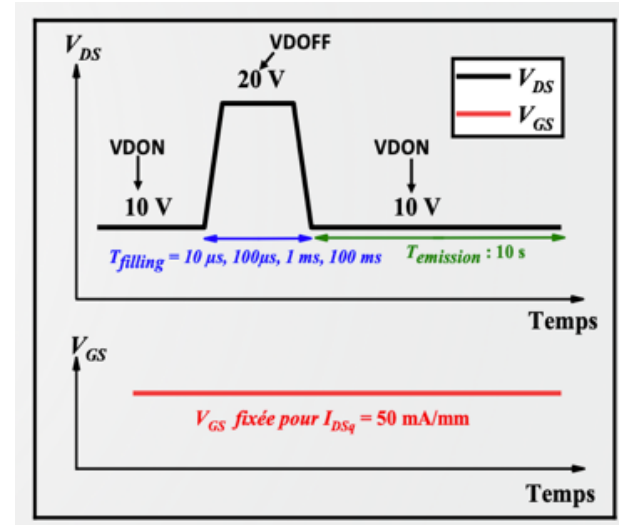
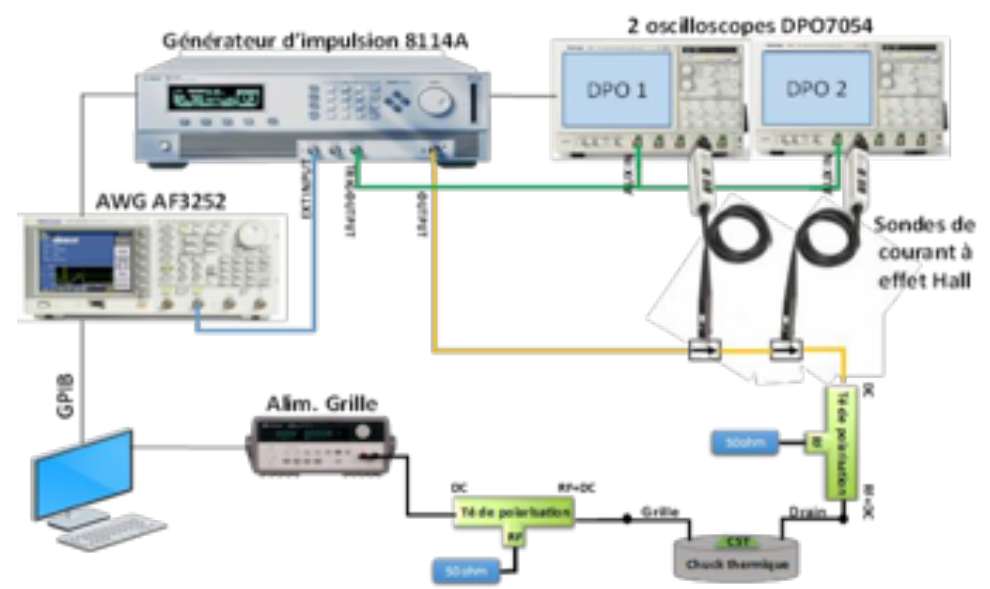
Schématique: développement d'une bibliothèque & des symboles
Interface Intégration modèle (schéma équivalent + VerilogA)

Extraction des paramètres extrinsèques du modèle par optimisation /
simulation / calcul direct

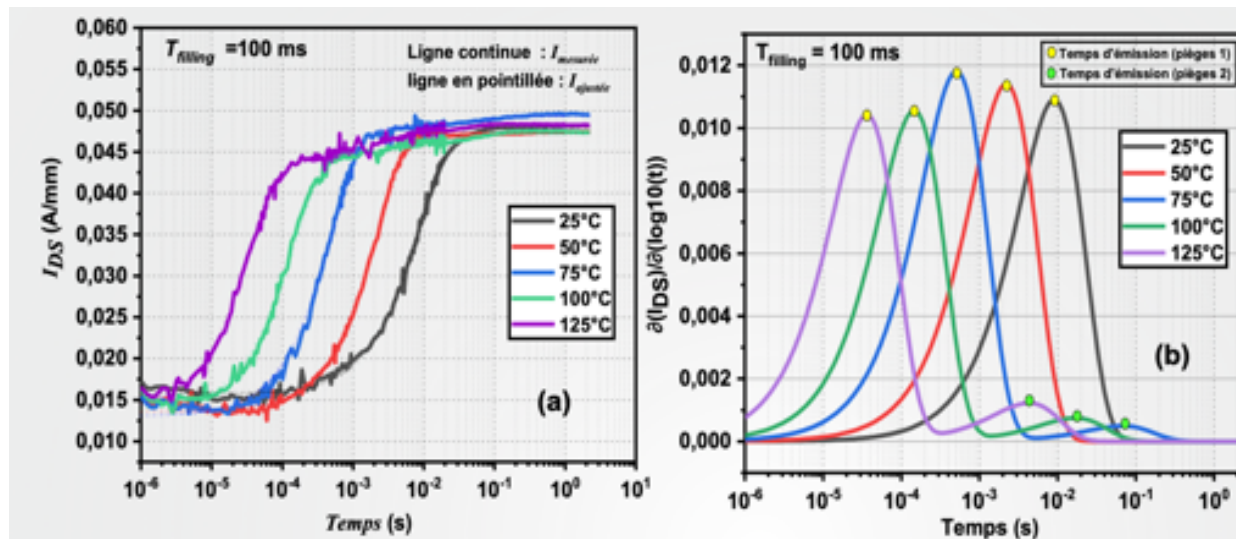
Extraction des paramètres intrinsèques du modèle (source de courant, ...)

Développement d'une bibliothèque d'optimiseur

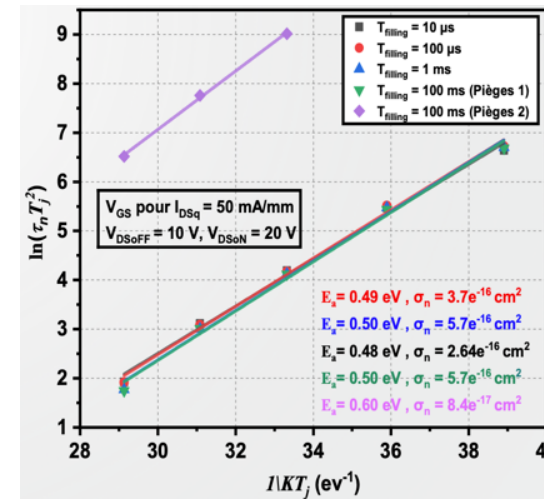
Principe I-DLTS



Exemple de mesure à XLIM

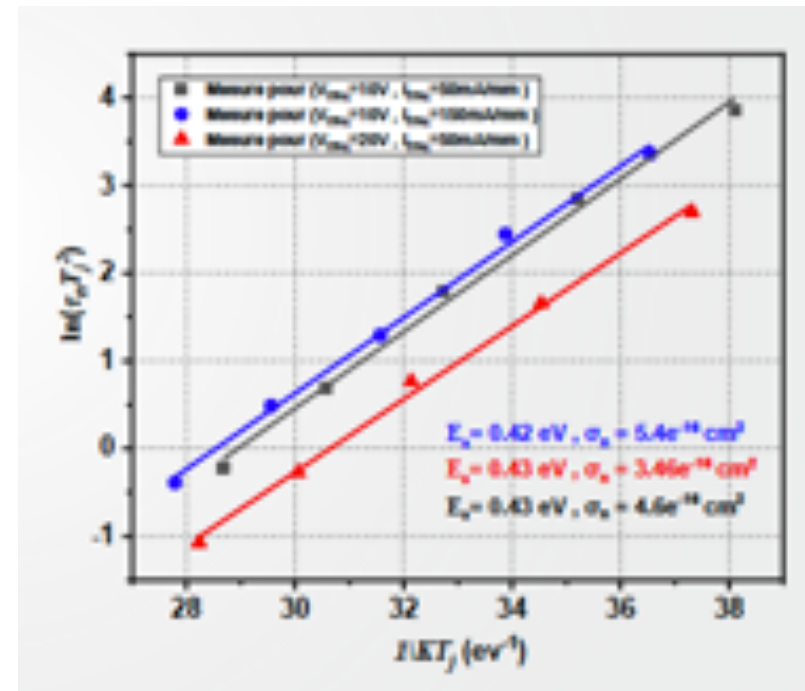
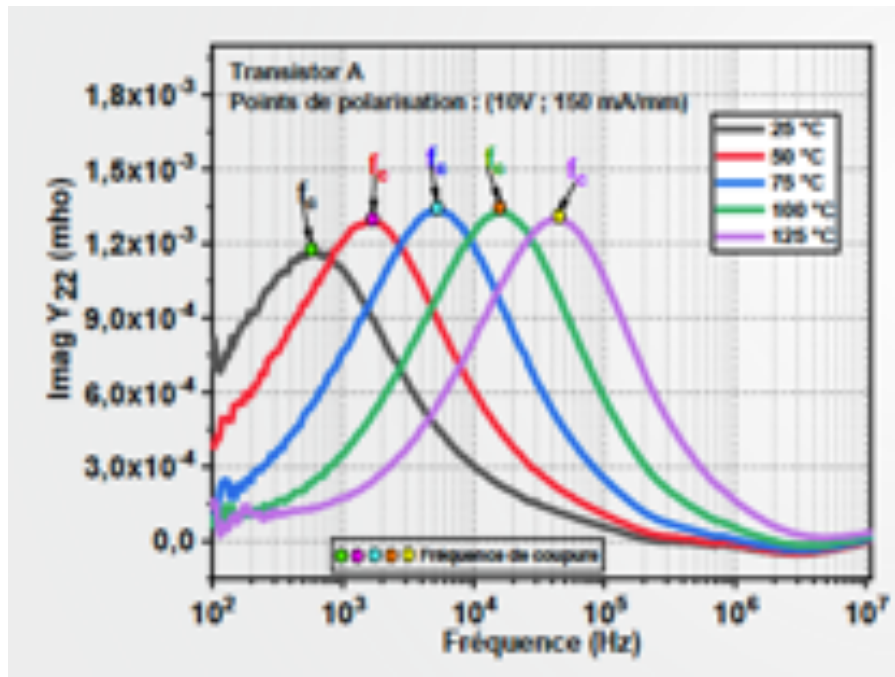


- Transitoires de courant
- Dérivée des transitoires
- Construction Arrhenius



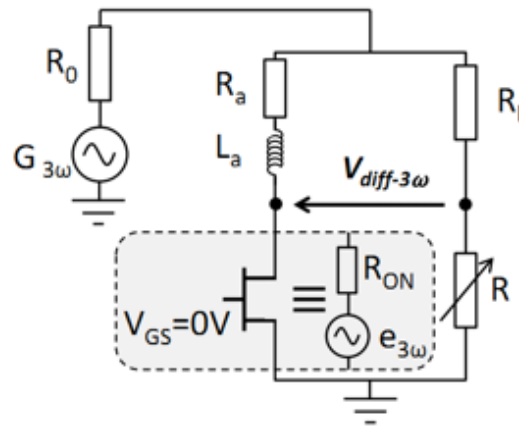
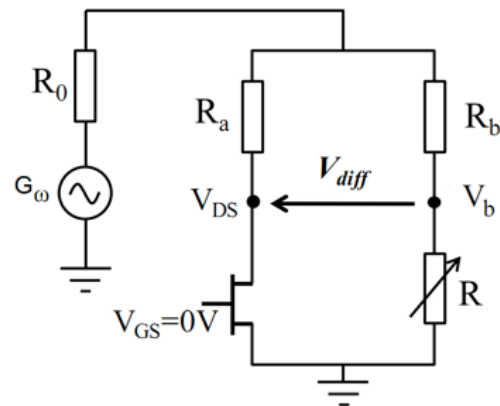
Mesures paramètres S BF → Y22

Extraction des signatures

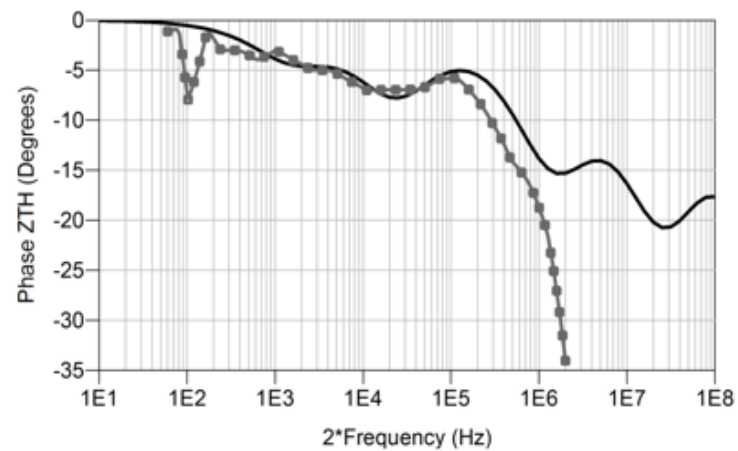
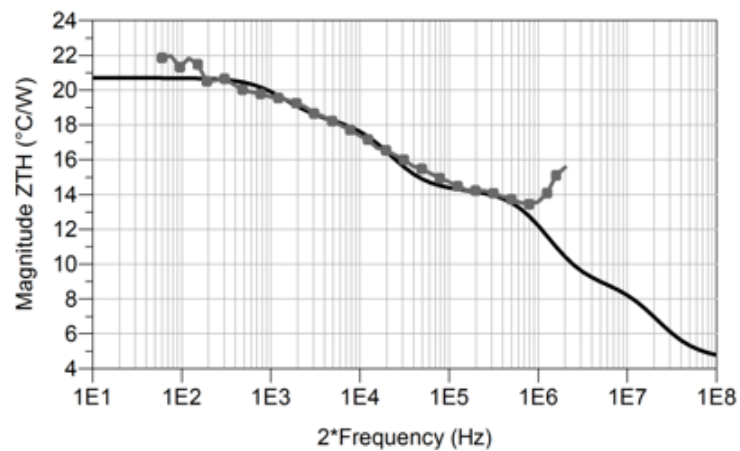


Modèle thermique des HEMTs

Mesure de l'harmonique 3 d'un signal électrique afin d'extraire l'impédance thermique



$$Z_{th} = \frac{4.V_{ds-3\omega}}{\alpha.\beta.R_{ON}^2.I_{ds1}^3}$$

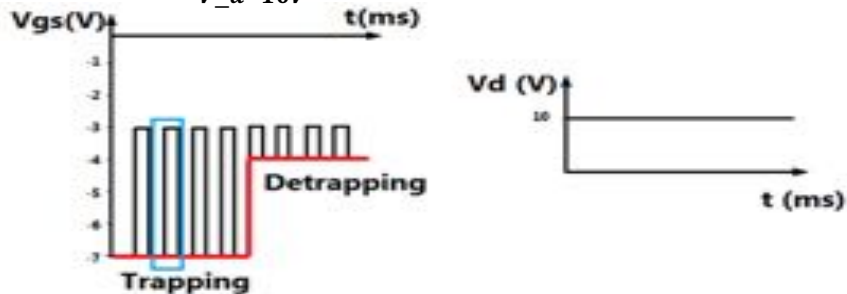


Développement d'un module spécifique pour l'extraction des modèles de pièges

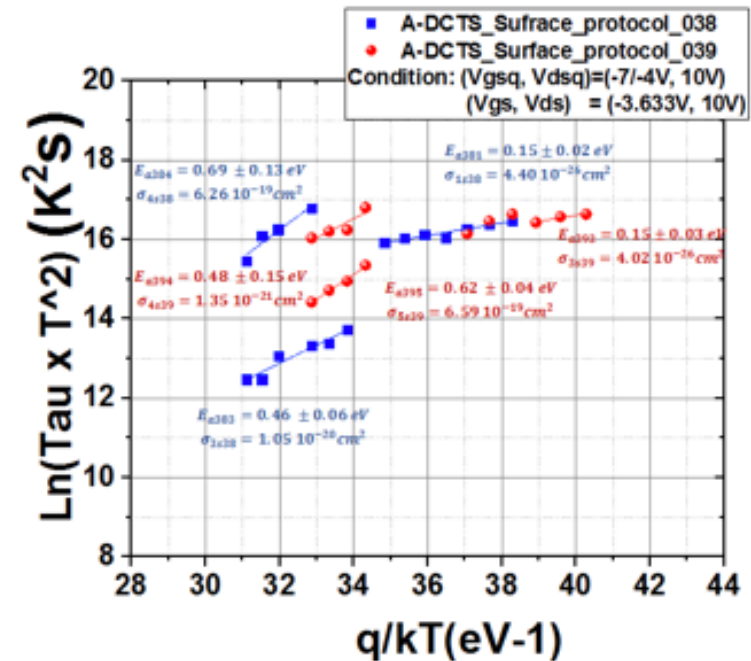
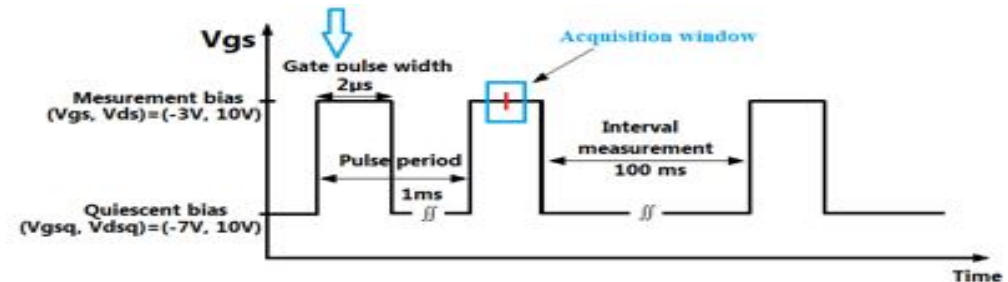
Mesure de pièges par A-DCTS

➤ Protocole

- $V_{gsq} = -7V; -4V$
- $V_d = 10V$

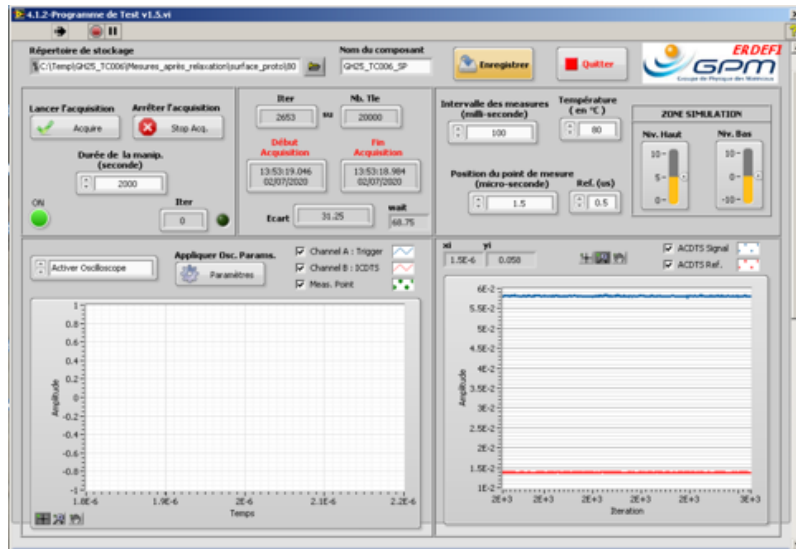


A l'aide d'algorithmes d'extraction, on construit des diagrammes de type Arrhenius pour extraire les énergies d'activation des pièges, leur constante de temps ainsi que leurs sections de capture

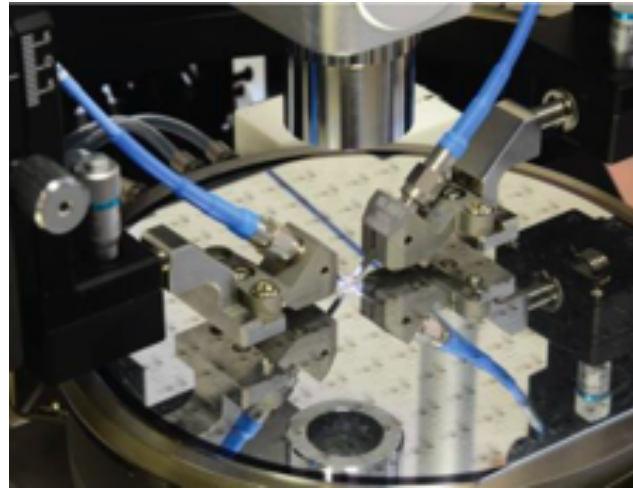
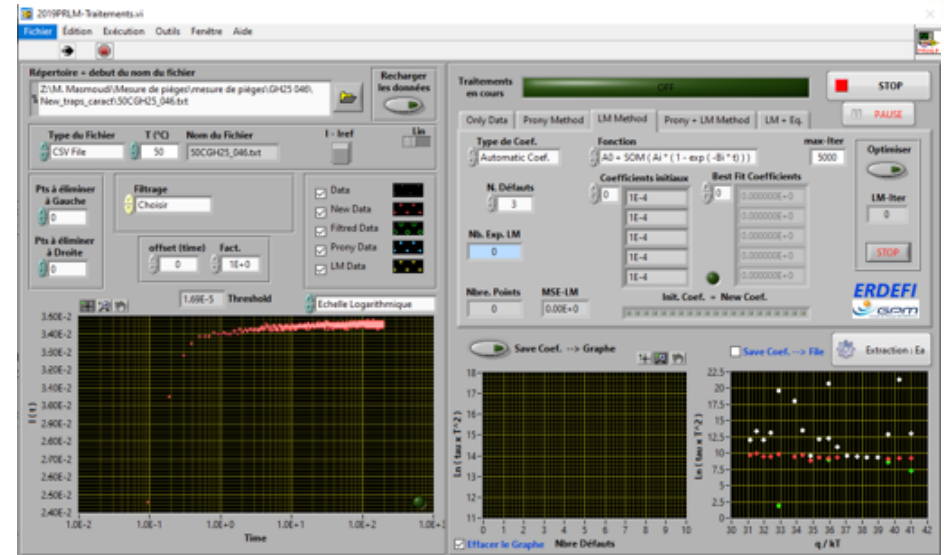


Mesure de pièges par A-DCTS

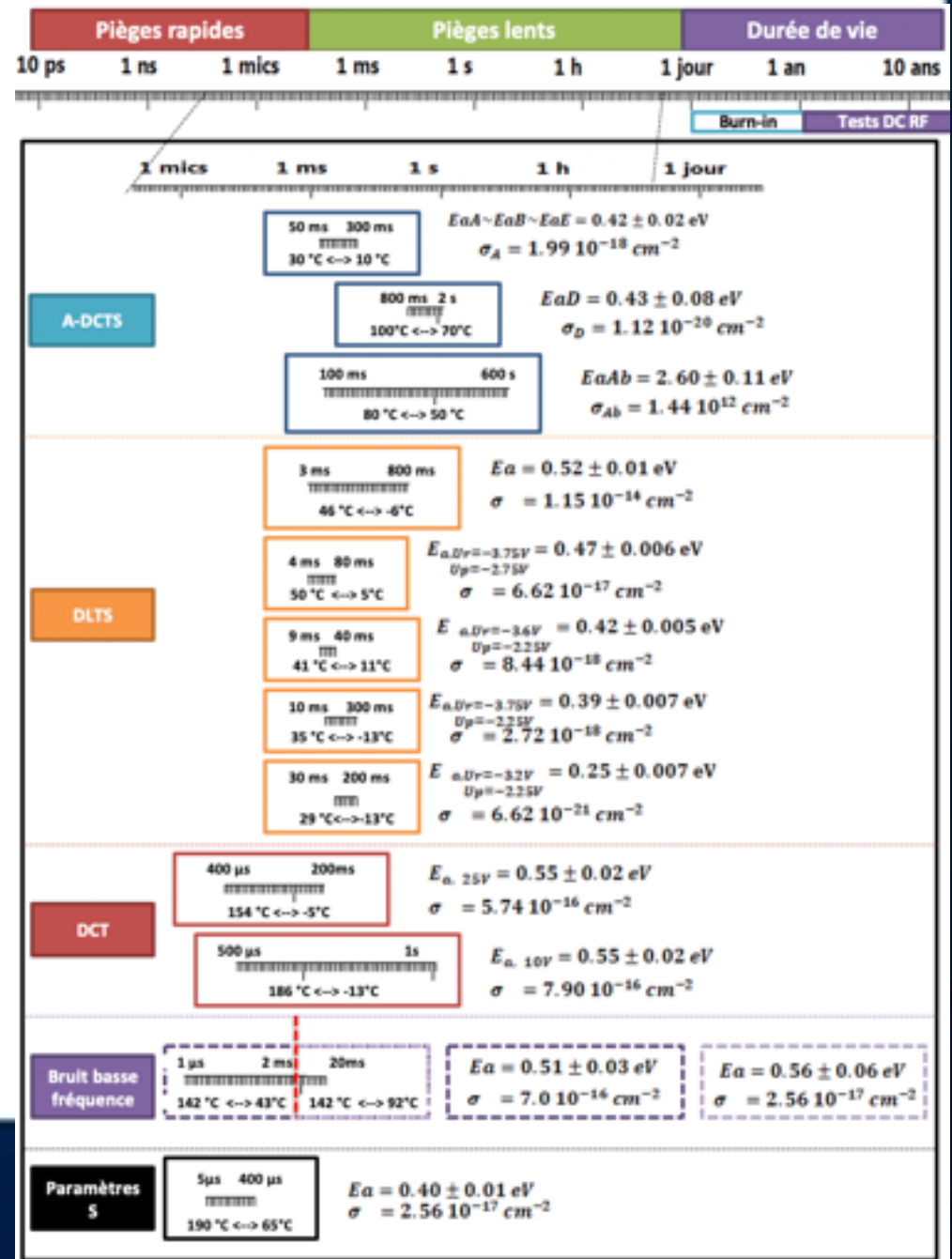
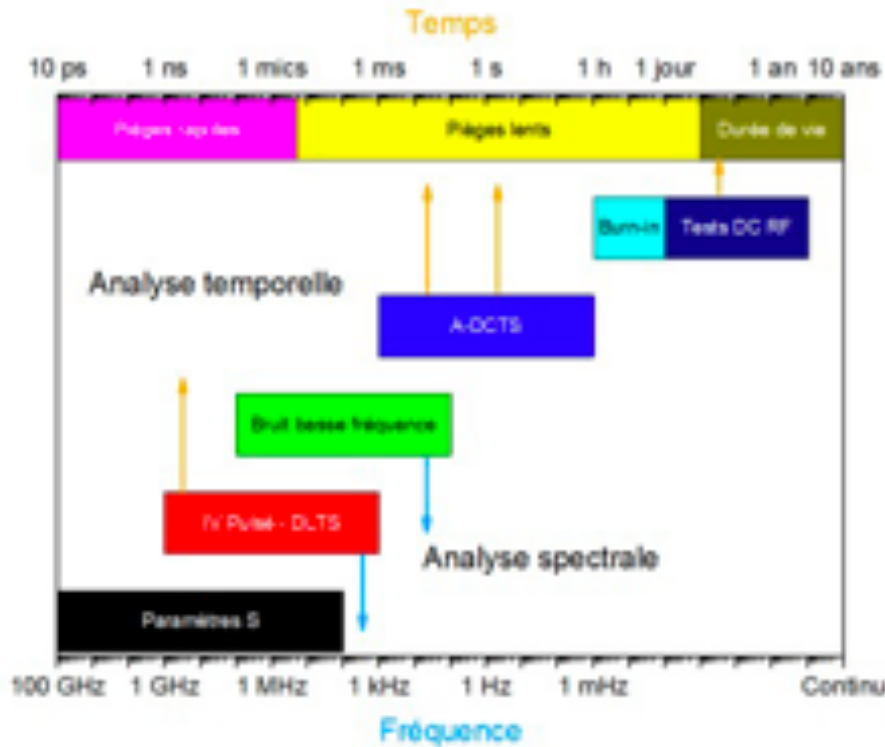
Acquisition



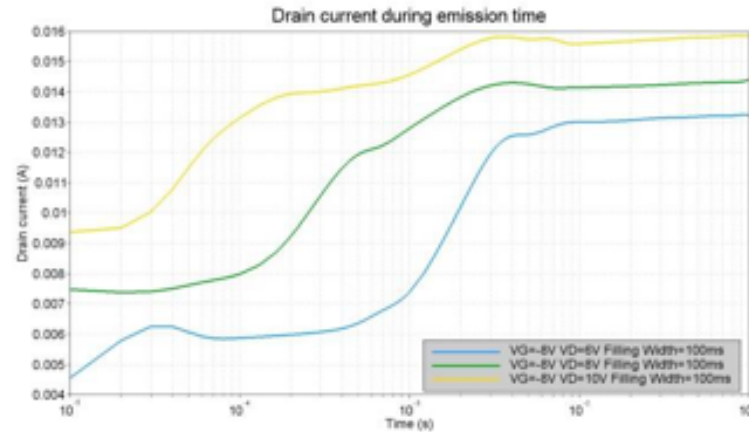
Extraction



Comparaisons aux autres techniques: PlaceNano

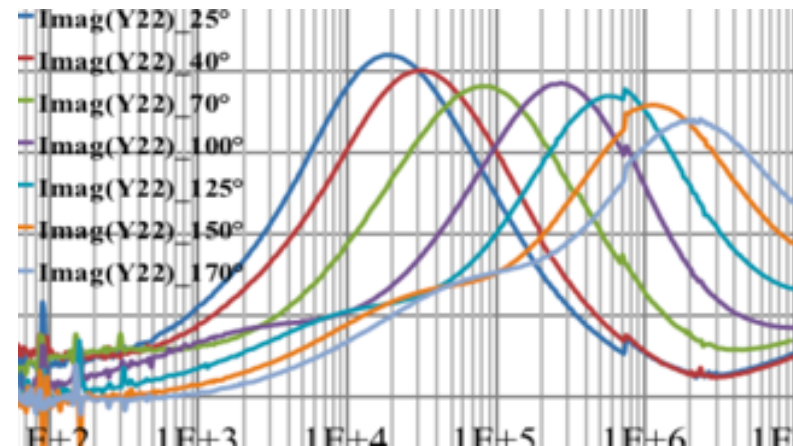


Validation des mesures



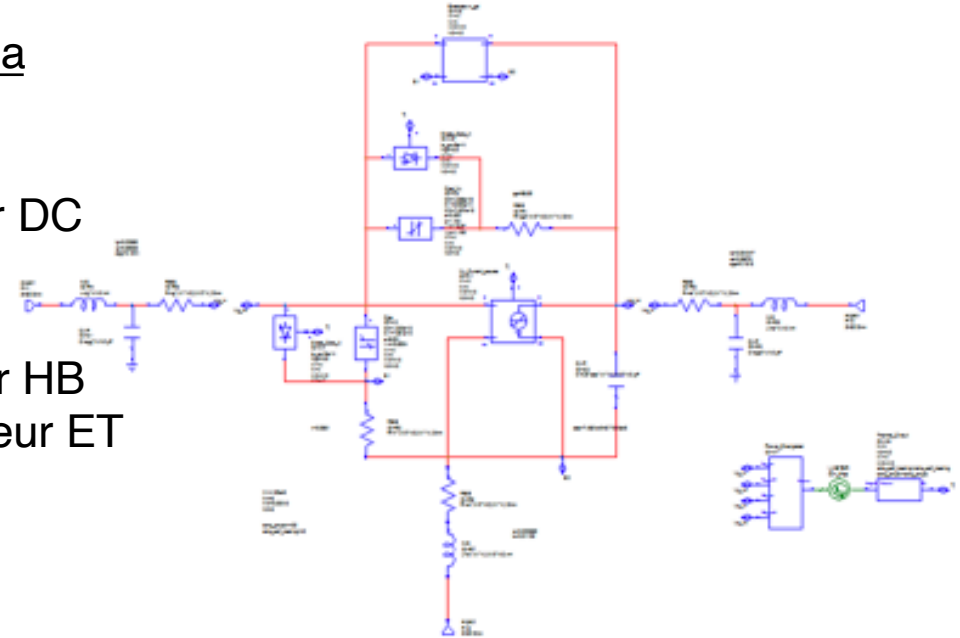
Par la méthode I-DLTS: Etude de la variation de courant de drain faisant suite à un intervalle de temps pendant lequel le transistor est fortement pincé.

Par la mesure des paramètres S en basse fréquence en fonction de la température. Le principe de cette méthode consiste à étudier le comportement de piégeage par la mesure de la dispersion de l'admittance Y_{22}



Développement de simulateurs nécessaires à la validation d'un modèle de transistor:

- Analyse du point de polarisation -> simulateur DC
- Analyse des paramètres S -> simulateur AC
- Analyse transitoire -> simulateur TR
- Analyse de balance harmonique -> simulateur HB
- Analyse de transitoire d'enveloppe -> simulateur ET
- Analyse statistique -> simulateur Monte-Carlo



Intégration des modèles:

- Forme classique: schéma équivalent explicite + code C++
- Forme implicite: module HDL en code VerilogA

```

236 ////////////// Function for IDS Calculation //////////////
237 `define IDS(Vg0,psim,psid,Cg,l,Vdsx,w,nf,Vtv,mulf_tdev,Vdeff, Ids) \
238 ids0 = (Vg0 - psim + Vtv)*(psid); \
239 t0 = (Cg/epsilon)*abs(Vg0 - psim); \
240 mu_eff = mulf_tdev/(1.0 + ua*(t0) + ub*t0*t0); \
241 Geff = (mu_eff*Cg*w*nf)/(l); \
242 Geff_clm = Geff*(1.0 + lambda*(Vdsx-Vdeff)); \
243 vf = sqrt(1.0 + thesat*thesat*psid*psid); \
244 G_vf = Geff_clm/vf; \
245 Ids = G_vf*(ids0);
246
247 ////////////// Function for QGI Calculation //////////////
248 `define QGI(Vg0,psis,psid,psim,Cg,l,QM0Ival,BDOSIval,ADOSIval,TBARval,Vtv,w,nf, Cg_qme,qgint) \
249 QGI = ...
  
```

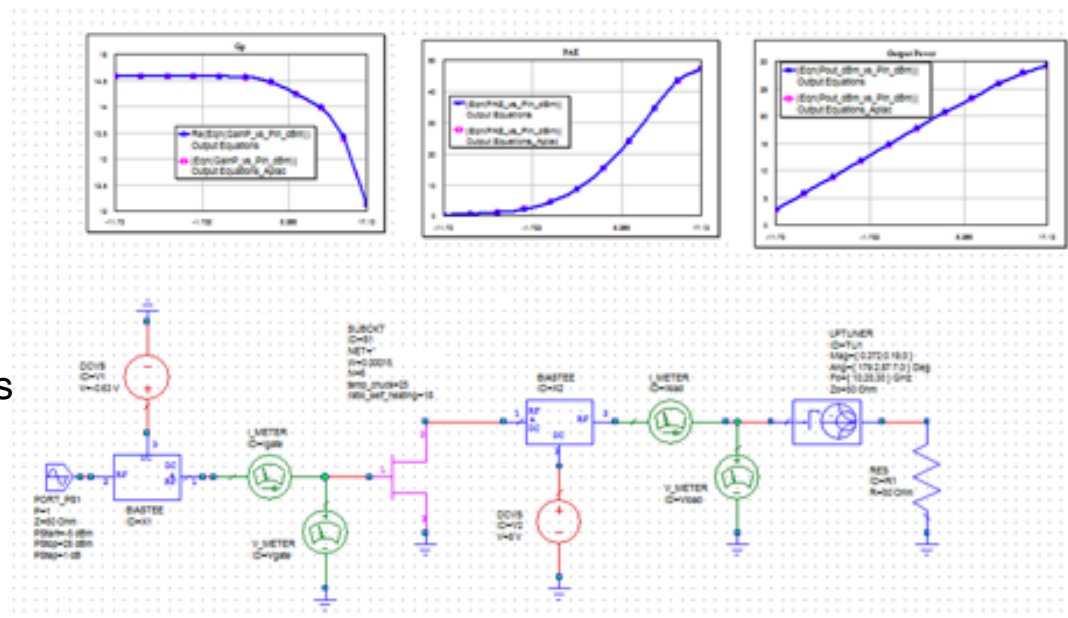
Validation des modèles

Filières technologiques: fourniture de composants HEMT en identifiant les meilleures topologies permettant d'éprouver le banc de tests et le logiciel

- Caractérisation et modélisation de ces composants via ce nouvel outil
- Evaluation du modèle (versus mesures)
- Validation du modèle: cas de conceptions de circuits intégrés
- Evaluation-Transfert

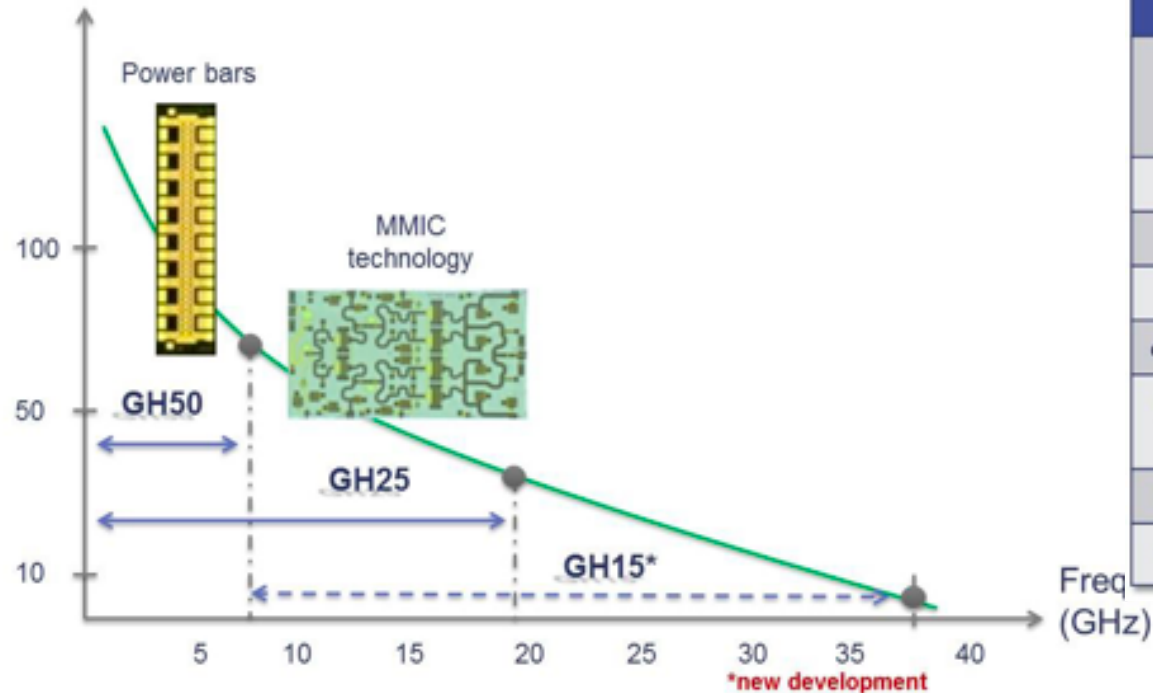
Analyse de la capacité du modèle à être intégré dans une bibliothèque

- Vitesse de convergence
- Liens avec les sous-librairies
- Liens avec la schématique



Attendus des fondeurs

Power by die (W)

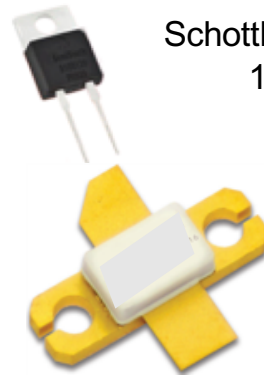
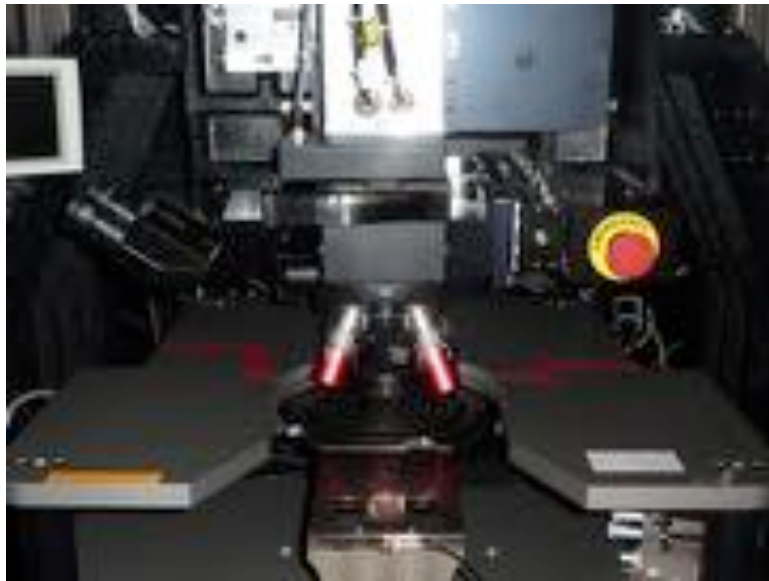


	GH50	GH25	GH15
Status	Released Design kit available	Released Design kit available	To be released 2018
Process	Power bar	MMIC	MMIC
Gate length	0.50 μm	0.25 μm	0.15 μm
Power	5.5 W/mm	4.5 W/mm	3.5 W/mm
Operating voltage	50 V	30 V	20V
Frequency range	Up to 7 GHz	Up to 20 GHz	Up to 40GHz
Reliability (MTF)	1e6 / 200°C	1e6 / 200°C	1e6 / 200°C
Space evaluated	Yes (EPPL)	Yes (EPPL)	---

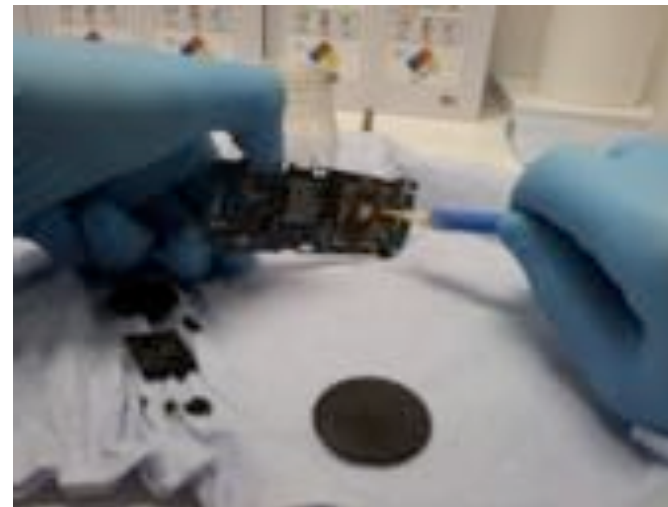
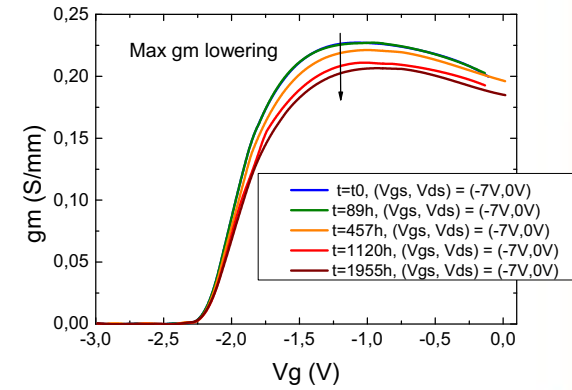
What do we expect from a Smart modelling solution ?

- Full Modelling flow with validation steps—easy to use
- Enhanced model (dispersive effects: lag, thermal effects)
- Compatible (simulation convergence) with commercial CAD software

Thank you for your attention.



Schottky Diodes SiC
1200V/5A



Mobile phone
GSM

