



Centre Français Fiabilité

FITAGAN

Fiabilité des TrAnsistors GaN de moyenne puissance pour applications automobiles

- Moncef KADI → IRSEEM EA 4353 - ESIGELEC
- Pascal DHERBECOURT → GPM UMR CNRS 6634 - Université de Rouen Normandie

LES RENDEZ-VOUS FIABILITE DU CFF



05/01/2021

Contexte global (1) : Fiabilité de l'électronique embarquée dans les véhicules électriques

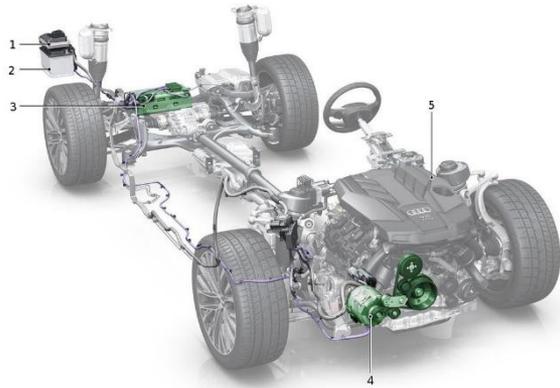
- Le véhicule électrique :
 - Des objectifs communs:
 - ✓ Moins de CO2 et de gaz toxiques émis
 - Différentes déclinaisons:
 - ✓ Tout électrique (EV)
 - ✓ Hybride rechargeable sur réseau (PHEV)
 - ✓ Hybride complet (FHEV)
 - ✓ **Hybridation légère (MHEV)**
 - ✓ Start & Stop

- Compromis coût/réduction des émissions : **MHEV**
 - Coût: compatible réseau de bord 48V
 - Emissions: -7 à 12%



➔ La technologie MHEV est proposée actuellement dans des modèles de véhicules par plusieurs constructeurs

Contexte global (2) : En quoi consiste cette hybridation MHEV dite légère?



Source : Audi A8 48V MHEV

1. DC/DC converter
2. low voltage battery (12 V)
3. high voltage battery (48 V)
4. 48V belt-drive starter-generator
5. 3.0 TFSI internal combustion engine

Source : Valeo Hybrid4All 48V MHEV system components



1. Powertrain Control Unit (PCU)
2. 14V battery sensor
3. Belt Starter Generator (BSG) 8 – 12 kW / 55 Nm Peak, with integrated inverter
4. DC/DC converter, 60 V / 12 V, 2 kW
5. 48V battery, 200 – 600 kJ

Source : Continental 48V MHEV system components



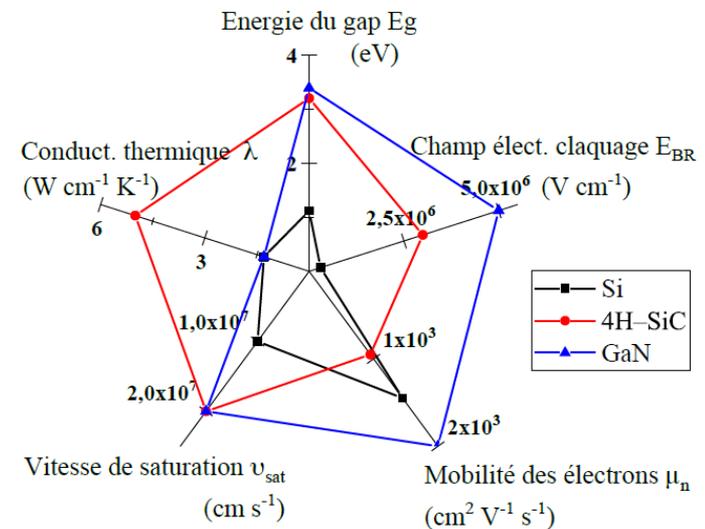
1. electric machine with integrated inverter
2. DC/DC converter (48 V / 12 V)
3. Li-Ion battery

Contexte FITAGAN : Fiabilité des transistors de puissance en technologie GaN pour convertisseurs DC/DC

- ✓ Besoin de convertisseurs plus efficaces et moins encombrants
- ✓ Le silicium (Si) atteint ses limites de par ses propriétés physiques
- ✓ GaN et SiC : nouvelles technologies (température maximale d'opération accrue, faible résistance à l'état passant $R_{DS(on)}$, la tension de claquage et la vitesse de commutation accrues)
- ✓ La fréquence d'opération plus élevée permet de réduire la taille des composants passifs, en particulier les inductances



Source : Convertisseur de courant 12-48V DC/DC de Valeo

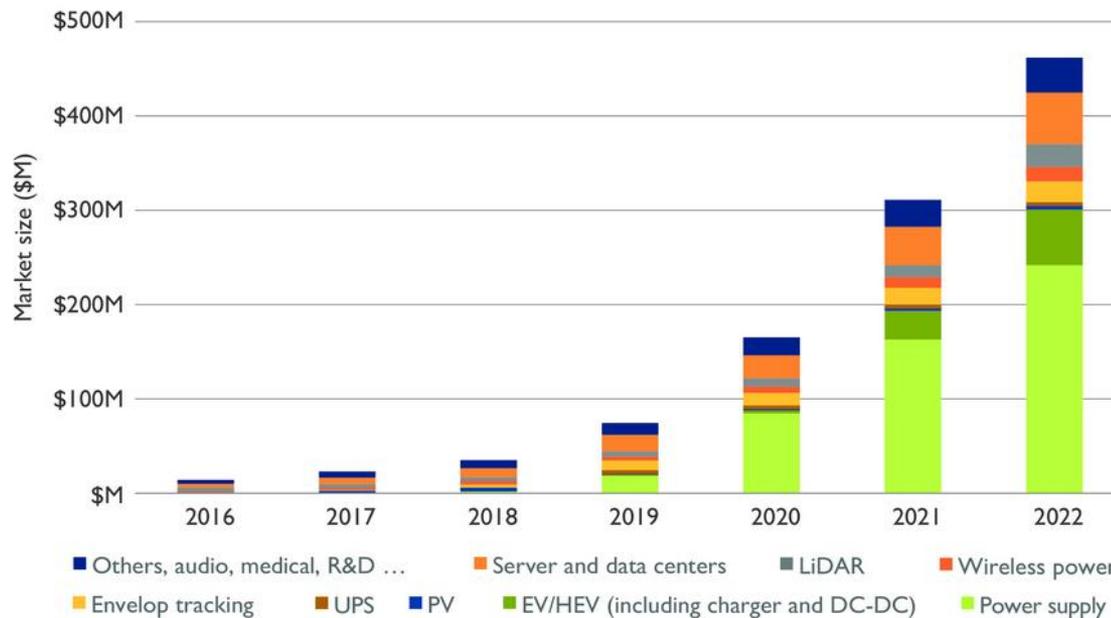


Contexte FITAGAN : Fiabilité des transistors de puissance en technologie GaN pour convertisseurs DC/DC



GaN power device market size split by application (\$M)

(Source: Power GaN 2017: Epitaxy, Devices, Applications, and Technology Trends 2017 report, Yole Développement, October 2017)



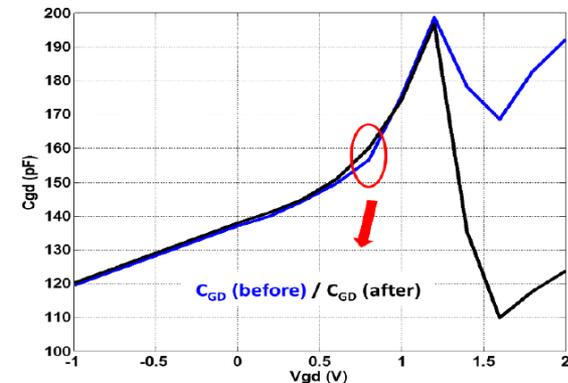
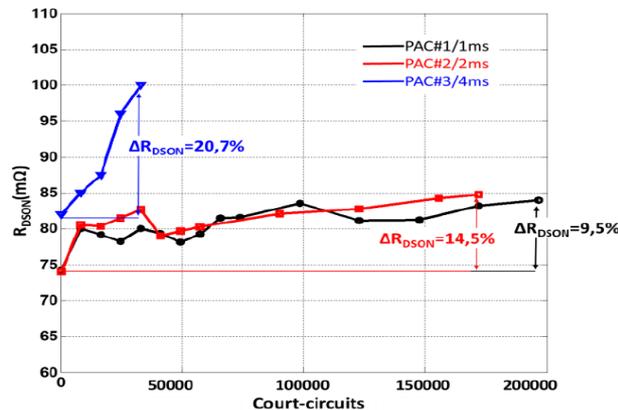
Yole Développement is part of Yole Group of Companies

©2017 - www.yole.fr - www.i-micronews.com

OBJECTIFS FITAGAN

➤ Etudier la fiabilité des transistors GaN moyenne tension (100V)

- Déterminer leur principaux mécanismes de défaillances
- Identifier les indicateurs de défaillances
- Déterminer les seuils critiques des dégradations des paramètres électriques à partir desquels il y a défaillance



Jian-Zhi FU, « Mise en œuvre de moyens de vieillissement accéléré et d'analyses dédiés aux composants de puissance grand gap » Thèse de doctorat de l'université de Rouen Normandie, Décembre 2018.

➤ Elaborer un système de surveillance des paramètres du convertisseur DC/DC in-situ

- Comment insérer des éléments de surveillance sans modifier les performances intrinsèques du convertisseur?
- Etudier la possibilité de contrôle de certains indicateurs pendant une phase d'arrêt (courant de fuite)?

Compétences techniques et bancs associés:



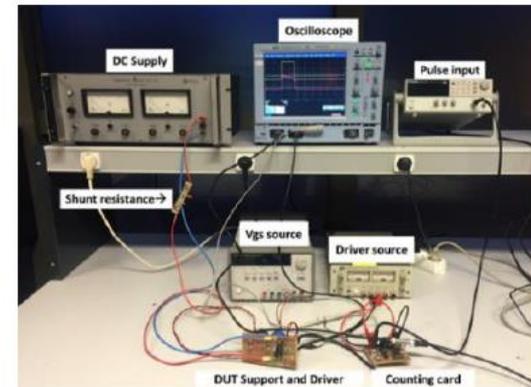
Caractérisation électrique
(banc GPM)



Caractérisation physique
(équipements du GPM)



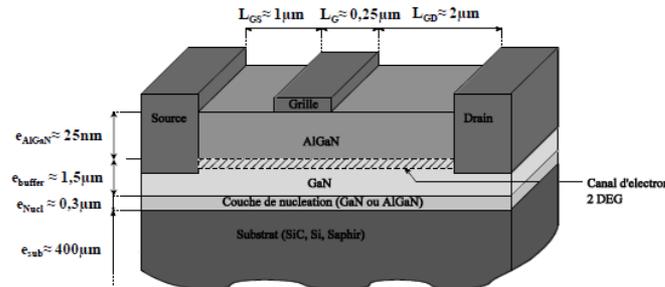
Caractérisation capacitive (banc
IRSEEM)



Stress en CC (banc IRSEEM)

Technologie des transistors GaN

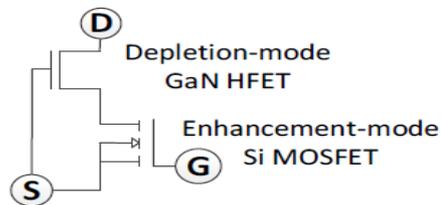
- **HEMT AlGaIn/GaN** : Création d'un canal de conduction 2 DEG à l'interface AlGaIn/GaN



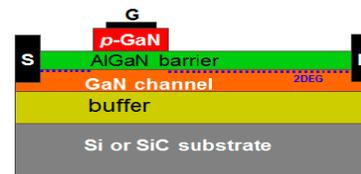
Structure
nativement
Normally-ON

M. Avcu, “Caractérisation des effets parasites dans les HEMTs GaN : développement d’un banc de mesure 3 ω ”, thèse de doctorat, Université de Limoges, 2014.

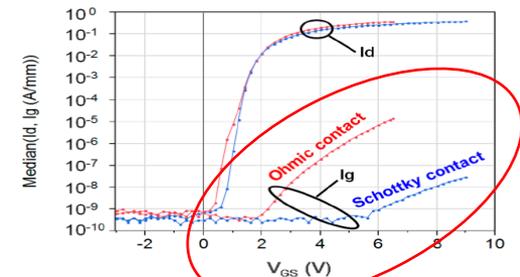
- **Différentes technologies pour réaliser des GaN Normally-OFF:**
en jouant sur le contact de grille



Principe du GaN
cascode [*]



Structure du e HEMT
GaN [**]



e HEMT GaN Contact ohmique
Contact Schottky [**]

[*] E.Jones, D.Costinett; “Review of Commercial GaN Power Devices and GaN-Based Design Challenges”, 2014 IEEE Workshop on Wide-bandgap Power Devices and Applications (WiPDA), Knoxville, USA, October 2014.

[**] M.Meneghini & al; “Technology and Reliability of Normally-Off GaN HEMTs with p-Type Gate”, Energies, Vol 10, February 2017.

Différentes phases du projet : 18 mois

1. Étude bibliographique et choix du composant d'étude GaN de découpe
 - a) Offre commerciale, concertation avec les partenaires
2. Caractérisation et vieillissement du DUT en mode CC
 - a) Expertise des équipes de l'IRSEEM et du GPM dans la caractérisation et les bancs de stress en CC de ce type de composant
 - b) Développement d'un banc de vieillissement, de bancs de caractérisations électriques
 - c) Analyse et recherche des modes de défaillance
3. Design du convertisseur DC/DC
 - a) Conception et réalisation d'un démonstrateur
4. Design et simulation d'un convertisseur avec « Health Monitoring » pour convertisseur DC/DC
 - a) Poursuive la collaboration auprès d'industriels (Valéo)

Composant GaN retenu pour l'étude



EPC2206 – Automotive 80 V (D-S) Enhancement Mode Power Transistor

V_{DS} , 80 V
 $R_{DS(on)}$, 2.2 m Ω
 I_D , 90 A



eGaN® FET
 5.76 mm²



Drawn To Scale

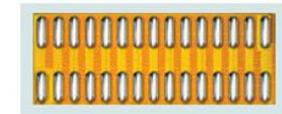
❖ Avantages :

- Faible $R_{DS(ON)}$ 
- Tension compatible avec l'application recherchée
- Fort courant à l'état passant
- Boitier compact (faibles éléments parasites)

❖ Inconvénients :

- Accès difficiles au composant (Grille, Drain et Source) 
- Difficultés de contact reproductibles lors du report
- Structure physique interne complexe

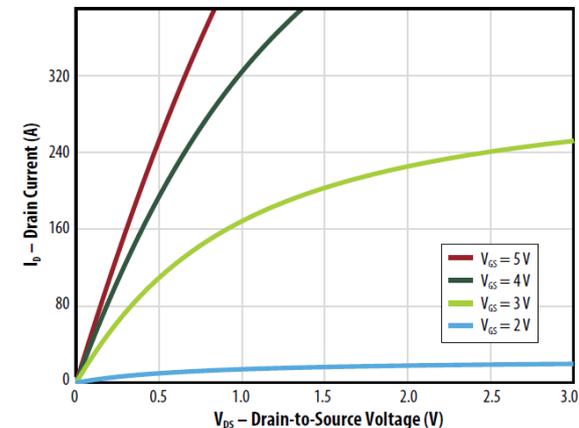
Paramètre (symbole)	Valeur (conditions)
Continuous Drain current (I_D)	90 A ($T_c=25^\circ\text{C}$)
Gate-Source Voltage (V_{GS})	-4 V ... +6 V
Drain -Source Breakdown Voltage ($V(BR)_{DSS}$)	80 V ($V_{gs}=0$ V, $I_d=100$ μA)
Drain-Source On Resistance	1.8 m Ω ($V_{GS} = 5$ V, $I_D = 29$ A)
Gate Threshold Voltage ($V_{GS(TH)}$)	1.2 V ($V_{DS}=V_{GS}$, $I_D=13$ mA)



EPC2206

Die Size: 6.05 mm x 2.3 mm

Figure 1: Typical Output Characteristics at 25°C



Demo Board



Front view

DESCRIPTION

The EPC90122 development board is a 80 V maximum device voltage, 40 A maximum output current, half bridge with onboard gate drives, featuring the EPC2206 enhancement mode (eGaN) field effect transistor (FET).

80 V Half-bridge with Gate Drive, Using EPC2206

Paramètre (symbole)	Valeur
Gate Drive Input Supply (VDD)	7V à 12V
Bus Input Voltage (VIN)	64V
Output Current (Iout)	40A
PWM Logic Input Voltage (VPWM)	Input 'Low' : de 0 à 1.5V Input 'High' : de 3.5 à 6V

LMG1205 80-V, 1.2-A to 5-A, Half Bridge GaN Driver

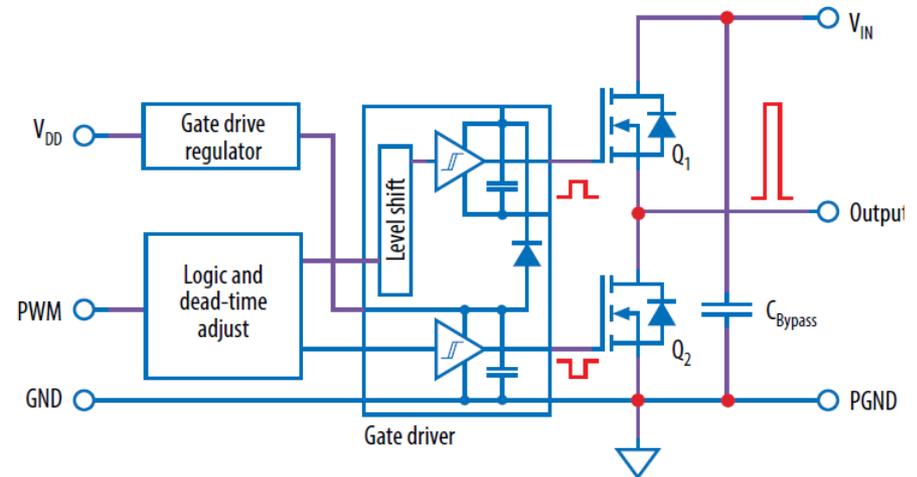
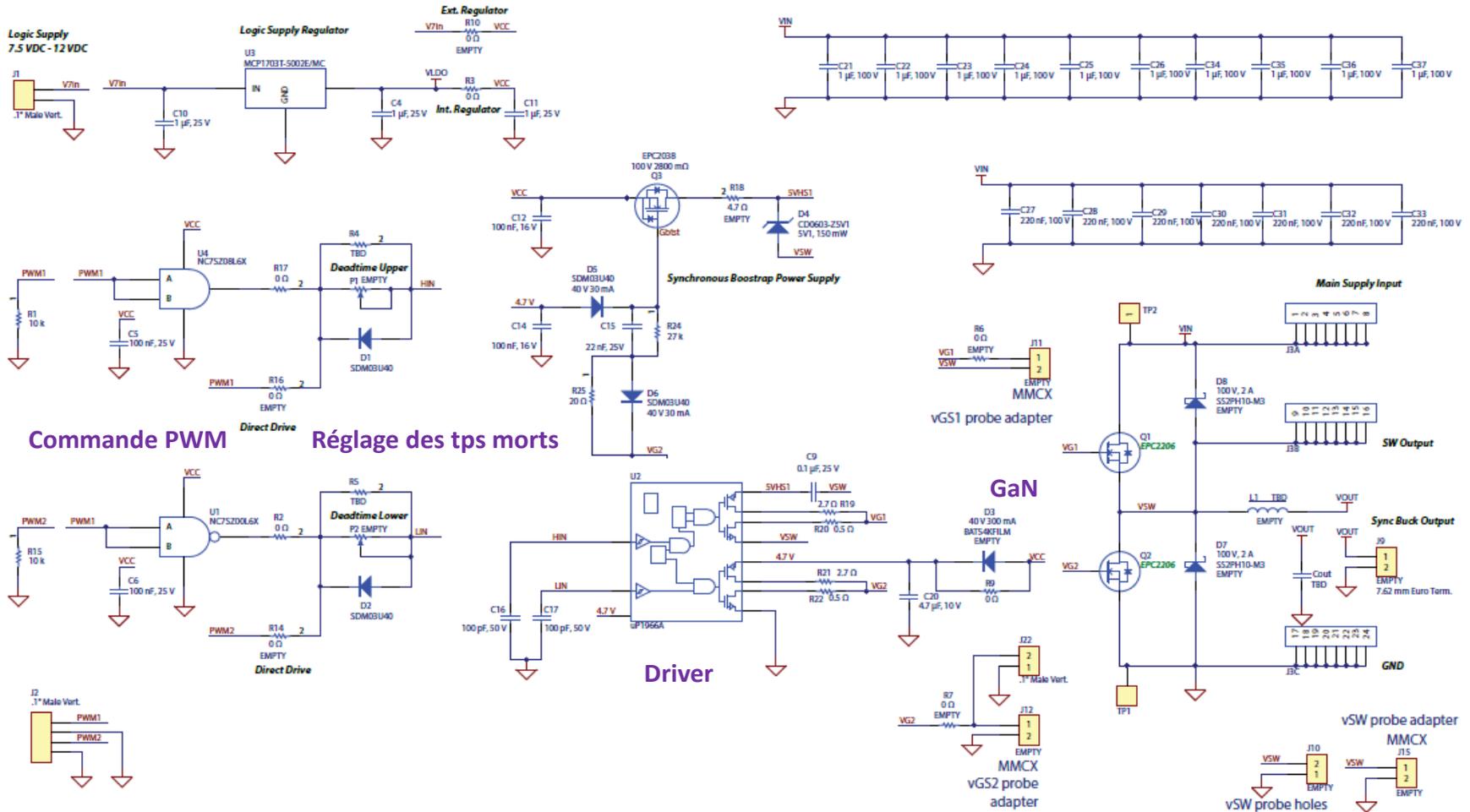


Figure 1: Block diagram of EPC90122 development board

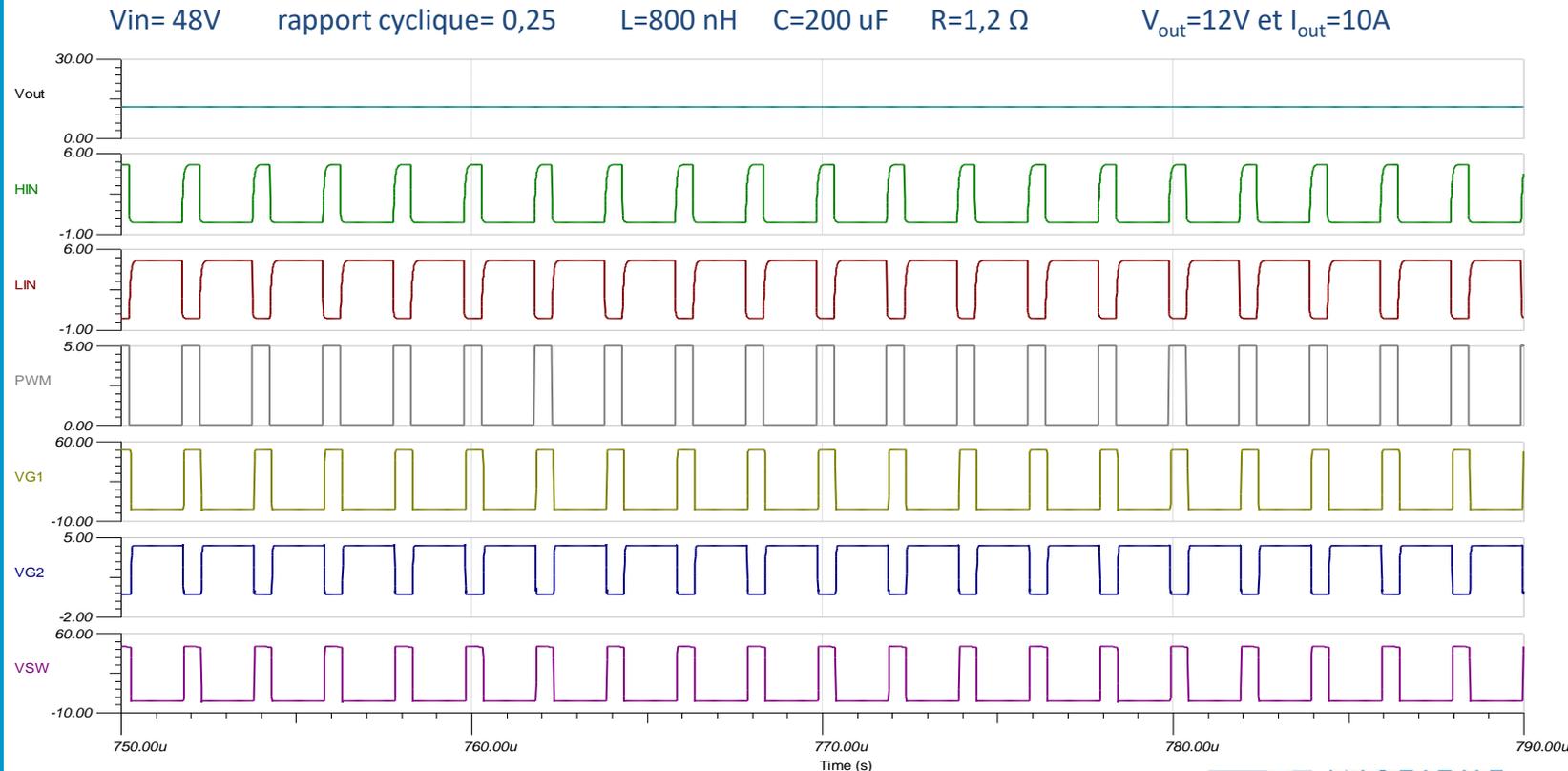
Simulation SPICE du composant et d'un schéma de convertisseur (demo board)



Simulation SPICE du composant et d'un schéma de convertisseur (demo board)

- Simulation du schéma électrique du circuit EPC90122 sur TINA

Formes d'ondes d'entrée et de sortie du circuit EPC90122



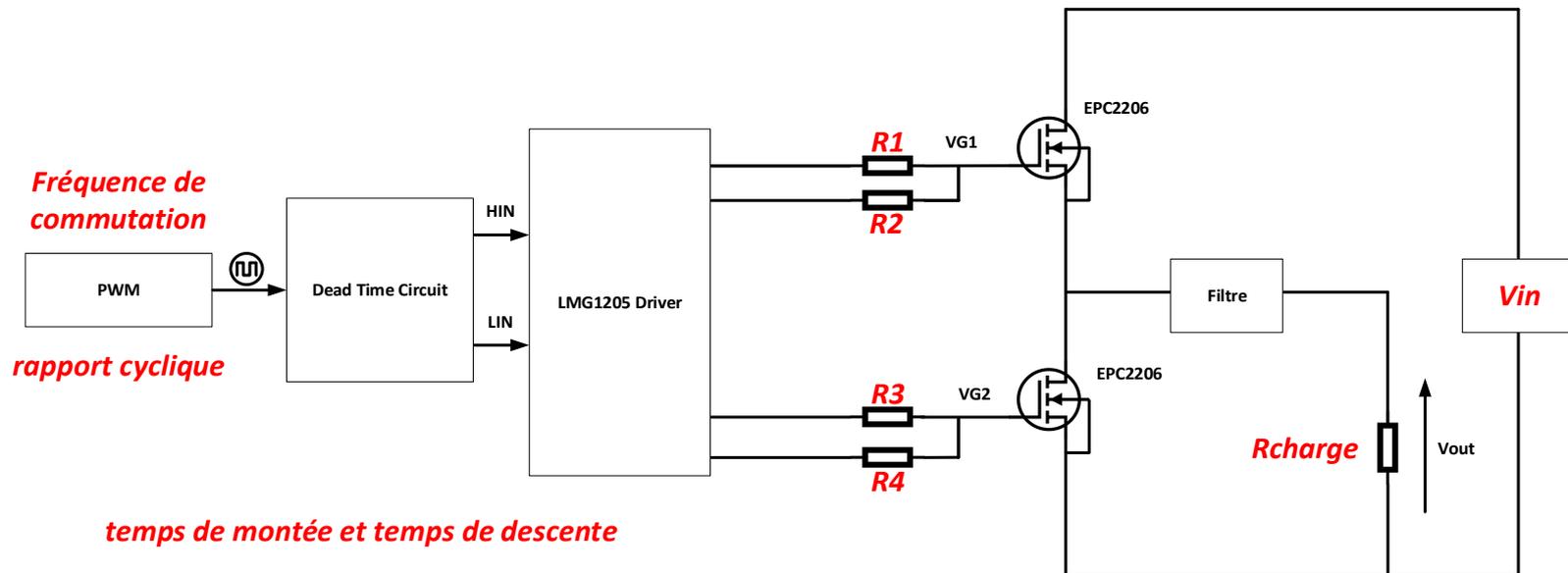
Mesures préliminaires du convertisseur (demo board)

- Mesures du circuit EPC90122
 - ✓ Ajout d'un filtre en sortie avec possibilité de considérer plusieurs charges (courant entre 0,25A et 10A)
 - ✓ Deux potentiomètres pour régler le temps mort



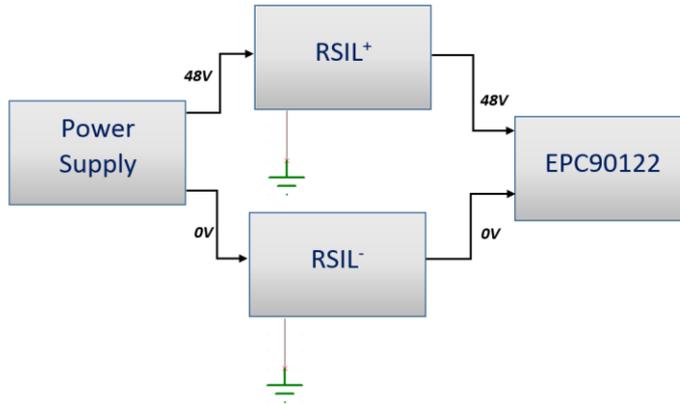
Investigation CEM par simulations

- Paramètres influents sur la CEM
 - ✓ Plusieurs paramètres peuvent modifier la réponse spectrale (signature CEM du convertisseur)



Investigation CEM par simulations

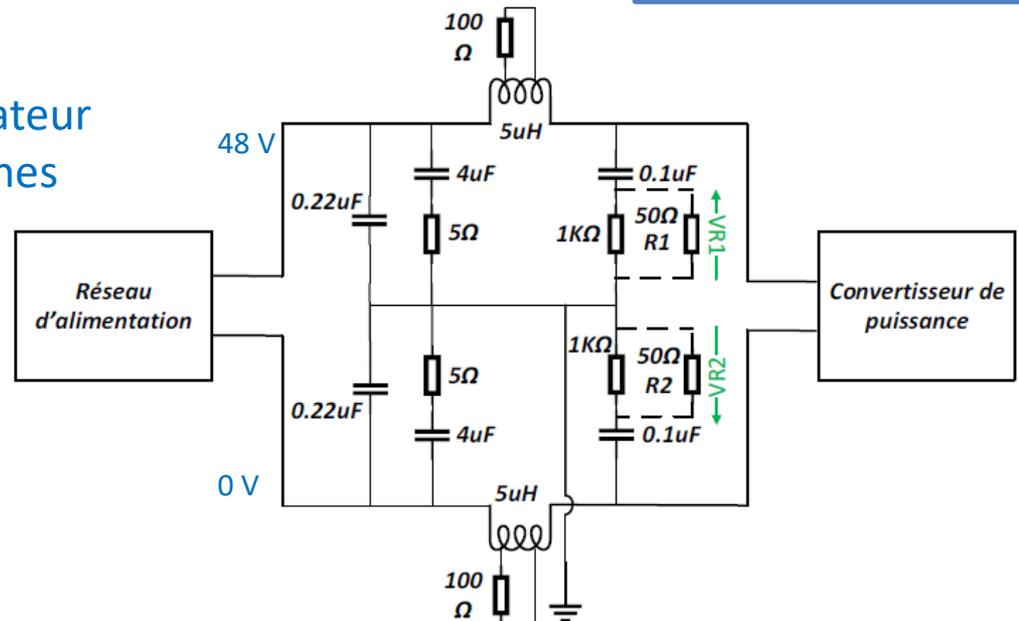
- Schéma de principe d'une simulation CEM



$$VMC = \frac{VR1 + VR2}{2}$$

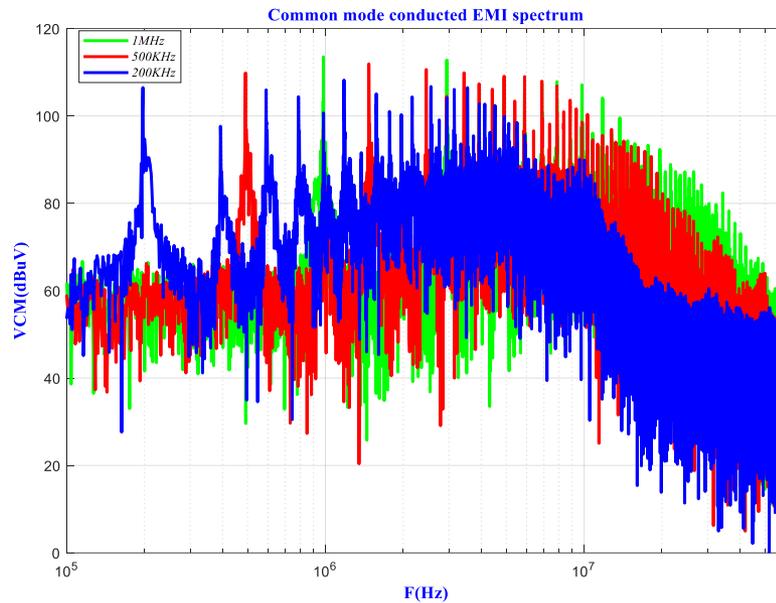
$$VMD = VR1 - VR2$$

RSIL : Réseau stabilisateur d'Impédance de lignes

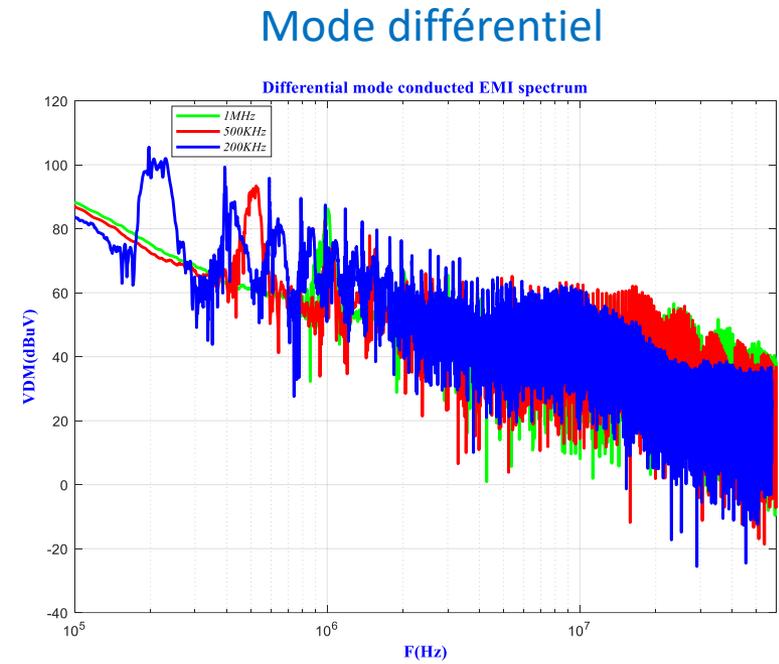


Investigation CEM par simulations

- Effet de la montée des fréquences de commutation

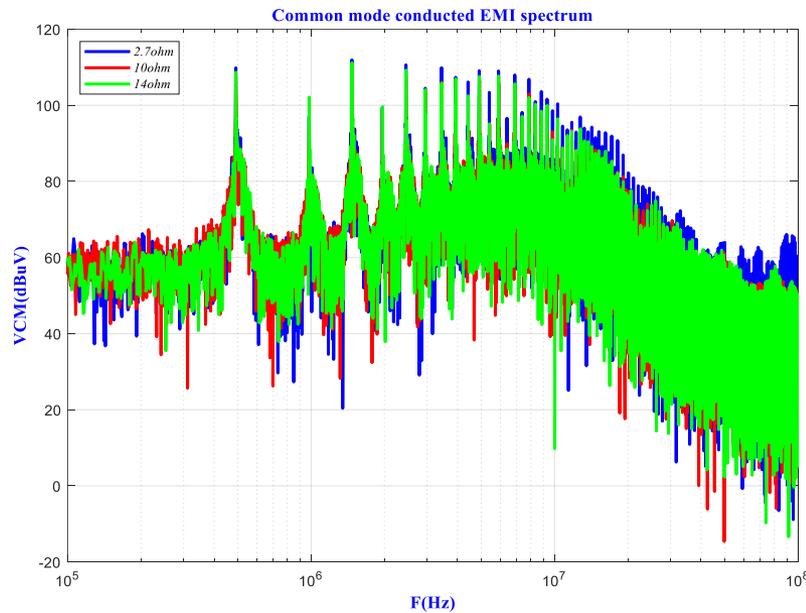


Mode commun



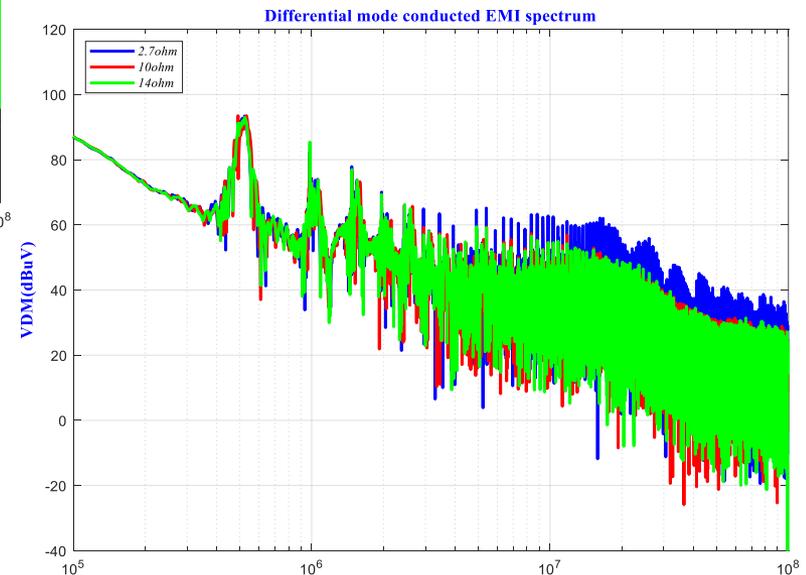
Investigation CEM par simulations

- Effet de l'augmentation du produit RC à l'entrée des grilles des transistors



Mode commun

Mode différentiel



Etat d'avancement et perspectives

□ Etat d'avancement:

- Réalisation d'un dispositif de report du composant pour les phases de caractérisations :
- Méthode simple avec une réalisation en interne
- Reproductibilité de la qualité de contact → Influence sur les mesures
- Réalisation d'une carte de stress en court-circuit avec contrôle du courant
- Premiers essais en cours
- Test de la demo board
- Problème de surtensions en sortie (overshoot)
- Conception et routage d'un convertisseur de démonstration

□ Perspectives

- Analyse des principaux indicateurs de défaillances
- Concevoir et réaliser un démonstrateur intégrant le contrôle des principaux indicateurs de défaillance in-situ
- Etablir un guide méthodologique à destination des industriels (sous réserve de respecter la confidentialité)

■ Etat d'avancement et perspectives

■ Valorisation scientifique et en direction des industriels :

- **Poursuivre la montée en compétence sur la fiabilité des GaN** et accroître le rayonnement des acteurs du projet et de l'Institut CARNOT-ESP
- **Présentation** de ces travaux dans des **conférences spécialisées** (ESREF 2021 et IRPS 2021) et publications dans des journaux spécialisés
- Consolider la collaboration initiée avec Valéo

Merci de votre attention
Questions ?