

NRTW 2026

National Reliability Technology Workshop

Mercredi 1^{er} & jeudi 2 avril 2026 | Grenoble

Réflexions sur l'émergence des technologies Photonics Integrated Circuits et la fiabilité des produits qui intègrent ces technologies.

Présentation du French Chip Competence Center, ASTEERICS objectifs, offres de services, perspectives.

Laurent Dugoujon, ALPHA-RLH

Organisé par :



Financé par :



01. **Emergence des technologies PIC**

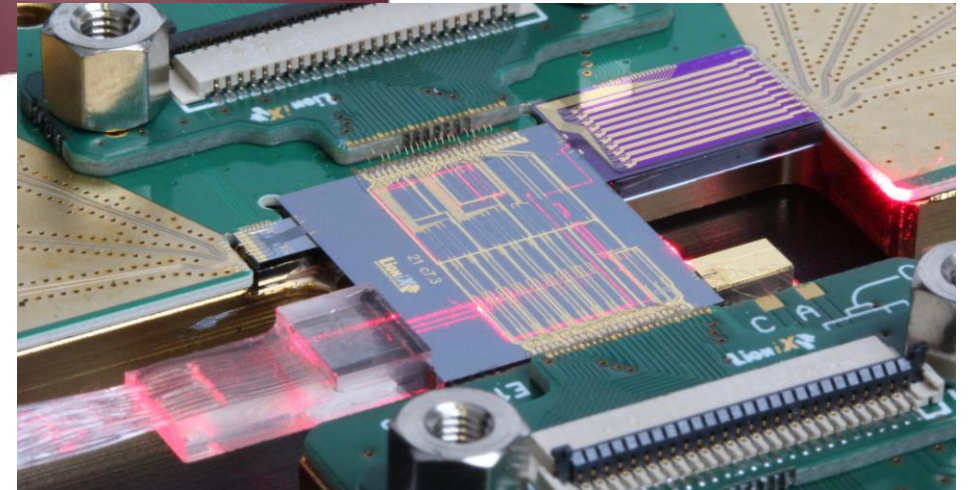
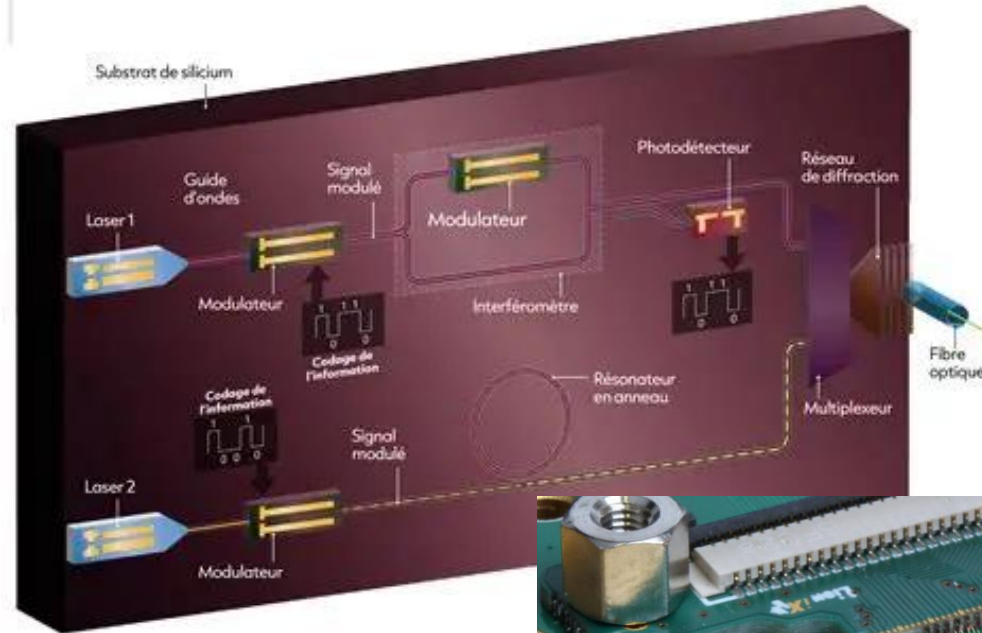
Réflexions sur l'émergence des technologies Photonics Integrated Circuits et la fiabilité des produits qui intègrent ces technologies.

02. **Projet ASTEERICS**

Présentation du French Chip Competence Center, ASTEERICS objectifs, offres de services, perspectives.

PICs: Circuits Intégrés Photoniques

- Réponse aux impératifs de gains en rapidité vs électronique intégrée
- Fabrication en // de modules intégrant plusieurs fonctions opto-électroniques sur un même substrat
- Gains Taille, Poids, Consommation, Coûts, Fiabilité (intrinsèque)

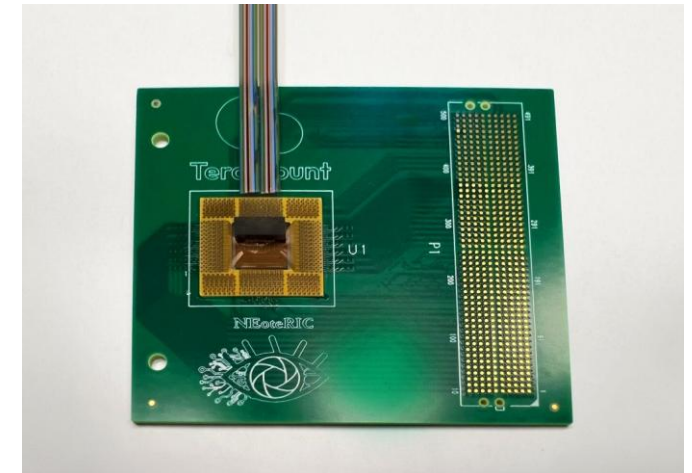
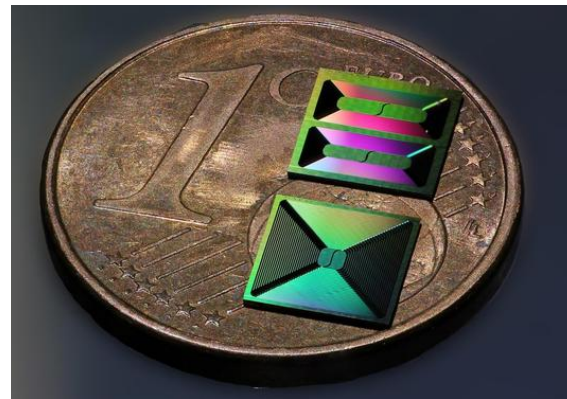
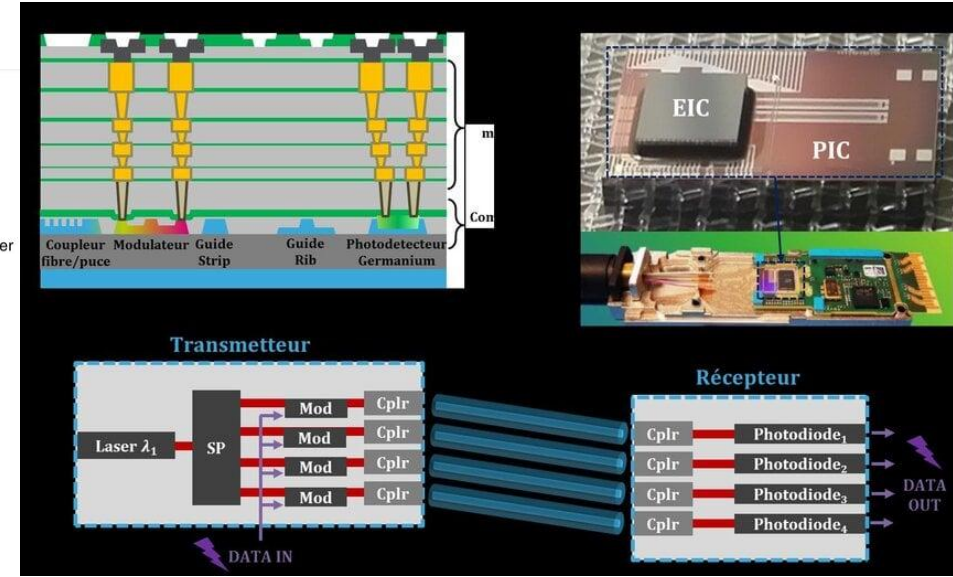
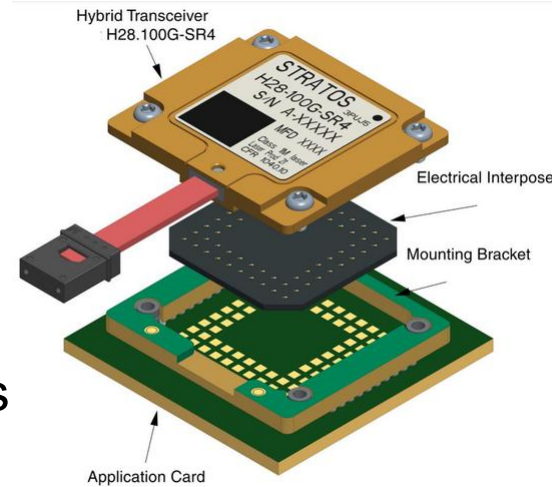




Produits à base de PIC

Domaines Applicatifs majeurs:

- Interconnexions pour l'IA et les data centers
>100Gbit/s transceivers, commutateurs
- Télécommunications et réseaux 5G/6G
- Santé/diagnostic médical, Capteurs





Sources de Défaillances

01. Interfaces Optiques et Electriques

Les PIC doivent être alimentés et pilotés par plusieurs interfaces. Ces I/F sont sujets à des mécanismes de défaillances liés aux contraintes mécaniques, thermiques, chimiques...
Exemple: couplage optique

03. Sensibilité aux Radiations

Certaines fonctions intégrées aux PIC peuvent être sensibles aux radiations avec des effets d'accumulation de charges qui altèrent leurs performances

02. Sensibilité aux variations de température

Par construction, les guides d'onde lumineuse sont sensibles aux variations d'indices liés à la température impliquant des déphasages à possiblement compenser...

04. Défaillances intrinsèques au PIC

Suivant leurs technologies et topologies, les PIC présentent des modes de défaillances internes qui peuvent être accélérés par les conditions extérieures.



Aperçu des normes applicables

✓ Références orientées PIC

- **IEC TR 63072-1** : Rapport d'introduction aux PIC et feuille de route de leur standardisation
- **IEC 62150-6** : Spécifications de carte de tests génériques applicables aux PIC
- **IEC 62148-21** : Packaging PIC avec I/F électriques par Silicon Fine Pitch Ball Grid Array

✓ Normes orientées semi-conducteurs

- **JEDEC**
- **Telcordia**

✓ Normes émergentes / non encore formalisées

- Les travaux de la **NASA / JPL** montrent que de nouvelles normes sont en préparation
- L'**ESA** avec le **CNES** travaille aussi sur l'élaboration de standards pour la qualification spatiale des **PIC**



Remarques sur la Fiabilité des PICs

- La fiabilité intrinsèque des PICs ne semble pas la limitation
- Les interfaces électriques/optiques sont des points sensibles
- Les variations de performances en température peuvent être critiques
- Les normes applicables découlent de celles de la micro-électronique + opto + telecom
- Normes spatiales en cours de développement
 - CNES/ESA
 - NASA/JPL

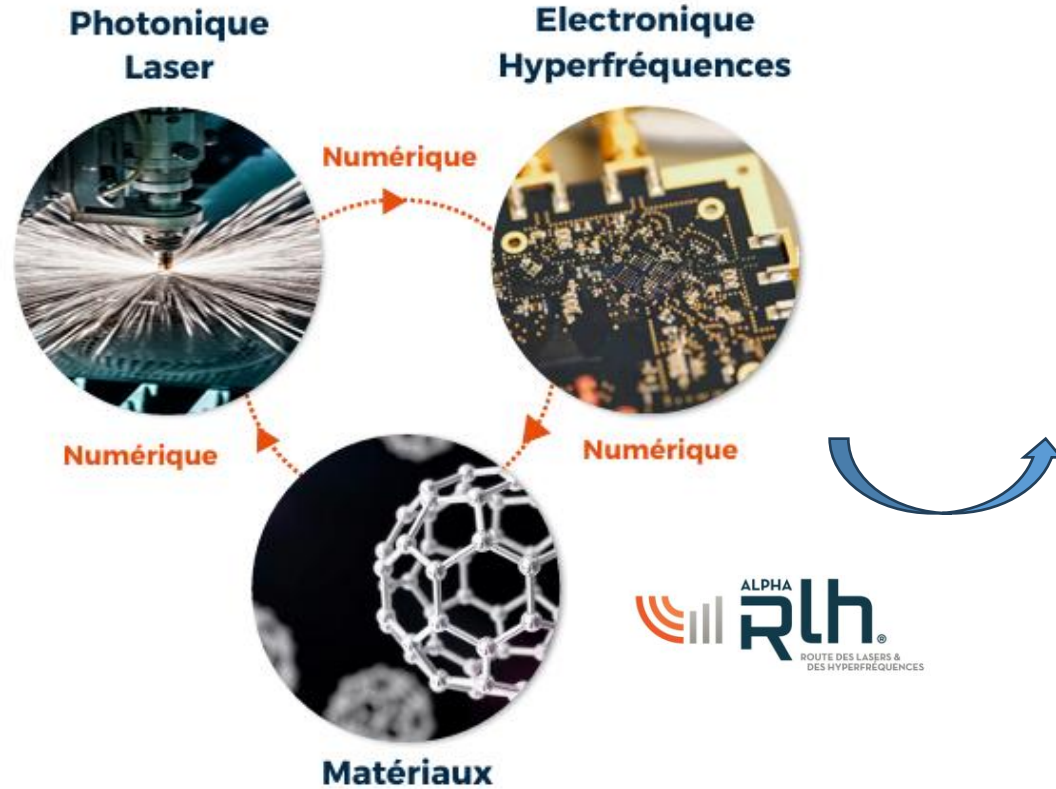
Perspectives:

- Les technologies PIC émergent et entrent progressivement dans une phase industrielle sur des grands domaines applicatifs : Datacenters/IA, Telecom, Imagerie/Capteurs. Les performances des PIC augmentent en **vitesse, efficacité, programmabilité...**
- Au niveau Process/Matériaux, les plateformes les plus utilisées sont le **SOI** et le **SiN** ou le **Niobate de Lithium**. De nouveaux process comme le **3D printing de polymères par laser femtoseconde** ou la **gravure sélective par laser** sont en développement.
- Dans tous les cas, l'ajout nécessaire de fonctions actives implique une maîtrise des techniques d'hétéro-intégration (flip-chip, die bonding, printing, interposers, chiplets...) similaires aux techniques de packaging avancé des semi-conducteurs.



Pole ALPHA-RLH ?

3 domaines technologiques socles...



qui répondent à des enjeux de transformation

Industriels

Industrie du futur

Environnementaux

Économie verte

SITE DE BORDEAUX
Institut d'Optique d'Aquitaine
Rue François Mitterrand
33400 TALENCE
TÉL : +33 5 57 01 74 50

SITE DE LIMOGES
Centre d'Innovation et de Recherche en Electronique - 12 rue Gémini - Bât 2
87068 LIMOGES CEDEX 3
TÉL : +33 5 87 21 21 60

SITE DE LA ROCHELLE
La Rochelle Université
Avenue Michel Crépeau
RdC Bureau 14 - Bât Pascal
17042 LA ROCHELLE CEDEX
TÉL : +33 7 50 55 97 18

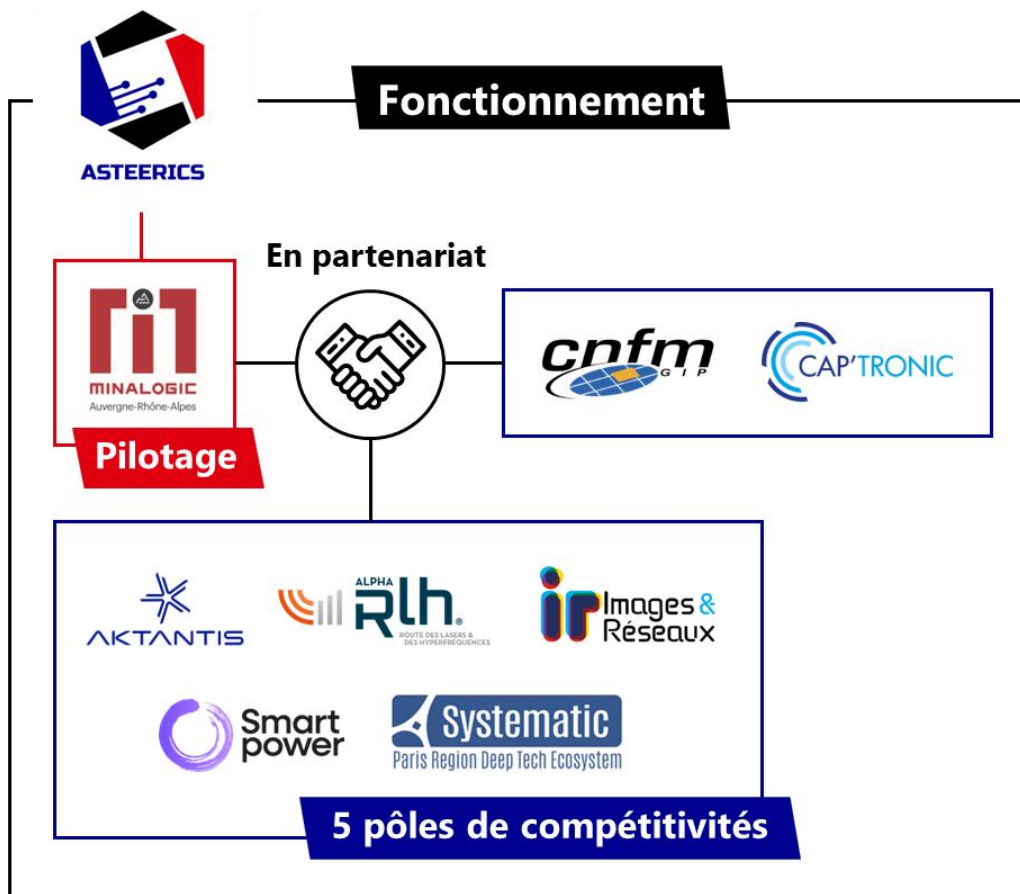
SITE DE PAU
Technopole Hélioparc
2 av. du Président Pierre Angot
64000 PAU

La Rochelle
Limoges
Bordeaux
Pau

IEC 62148-21




Les Chip Competence Centers: Un maillage national et européen de partenaires.



ASTEERICS : Le Centre de Compétences Français.

Objectifs :

Abaisser les barrières au passage aux circuits intégrés

- Promouvoir les technologies disponibles en France (FDSOI et dérivés, GaN, SiC...)
- Accélérer et faciliter la transition des entreprises vers les technologies ASIC

Axes d'interventions:

Promouvoir les acteurs en Microélectronique Européens

- Recenser et diffuser les offres des différents acteurs de solutions souveraines (Fondeurs, Design House, CAD...)

Renforcer les compétences dans le domaine

- Déploiement d'actions de formations adaptées aux besoins du secteur à destination de décideurs, investisseurs, ingénieurs et techniciens

Réduire le coût et le risque d'accès à l'ASIC

- Accompagnement individuel des entreprises
- Analyse d'opportunité technico-économique
- Soutien au montage financier (privé & public)

Notre mission :

Rendre la Microélectronique, plus connue, accessible, maîtrisée, plus inclusive et plus exploitée par les industriels français et européens.



ASTEERICS :

Offre de services « Informations et Attractivité ».



Mise à disposition d'informations sur les acteurs Microélectroniques français et européens

- Liste des fondeurs et offres publiques
- Liste des Design House et expertises
- Liste des offreurs de solutions (CAD, IPs, Equipements...)
- Autres actions à définir selon retours terrain



Systematic

Najwa Abdeljalil

Attractivité par les animations, communications

- Organisations d'évènements, workshops, webinaires...
- Communications par réseaux sociaux, sites de pôles...
- Participation à des Groupes de Travail locaux/nationaux/Europe
- Animation du site asterics.com (en construction)



AKTANTIS



ASTEERICS :

Offre de services « formations ».



Formations et acculturation des acteurs/décideurs aux opportunités de la filière micro-électronique notamment les business ASICs et ASSPs.

- Modules start-ups et investisseurs : Enjeux financiers.
- Modules ETI/PMEs : Enjeux compétitivité.
- Modules Dirigeants : Enjeux organisation/RH.



Captronic
Béatrice Pradarelli

Formations techniques et académiques pour les ingénieurs et techniciens.

- Modules sur les technologies FDSOI, GaN et SiC et dérivées.
- Modules Efficacité Energétique.



CNFM
Olivier Bonnaud



Smart Power
Etienne Duboisset



ASTEERICS :

Offre de services « Support de projet ».



Support technico-économique pour les projets ASICs ou ASSPs

- Rendez-vous conseils, informations, formations
- Accompagnement/coaching de projet ASIC ou ASSP
- Support pour dispositifs de financement



Minalogic
Hervé Ribot

Communication/promotion des business ASIC ou ASSPs

- Partage d'exemple de démarches ASIC réalisées
- Listes de Fabless françaises ou européennes
- Participation à des Groupes de Travail nationaux



Alpha RLH
Laurent Dugoujon


Avril 2026

Formation: Power Management in Digital FD-SOI Circuits

- Learn the **digital design flow** in **FD-SOI technology**, from RTL to GDSII
- Highlight the **main features of FD-SOI** within the design flow
- Develop a **power efficiency strategy**
- Understand the importance of **body bias domain definitions**
- Become familiar with the design tools used at each step

 **Organizers: CNFM**

 **Location: CIME Nanotech, 3 parvis Louis Néel, 38016 Grenoble Cedex**

 **Dates: 13 – 14 April 2026**

Webinaire ASTEERICS, 15 avril 11:00-12:00

Sur inscription: [Lien](#)



The banner features the ASTEERICS logo on the left, a central red banner with the text "Webinaire | Découvrez ASTEERICS le centre de compétences français en microélectronique", and a blue banner below with the date "Mercredi 15 avril 2026, 11:00 – 12:00". At the bottom, there is a row of logos for partner organizations: AKTANTIS, ALPHAL RH, CAPTRONIC, cnfm, ir Images & Réseaux, MINALOGIC, Smart power, Systematic, the European Union flag with "Financé par l'Union européenne", ChipsJU, BANQUE des TERRITOIRES, and FRANCE 2030.

Mai 2026

Modules de Formations GaN et SiC

21 mai à Toulouse 9:30-12:30 ou distanciel

Sur inscription : [Lien](#)

- ◆ un premier module pour **comprendre les apports et les spécificités des technologies GaN et SiC**,
- ◆ un second pour **maîtriser leur mise en œuvre avec le bon choix de topologies de convertisseurs et les spécifications adéquates**

MERCI



ASTEERICS
Centre de compétences français
en micro-électronique

www.asterics.com
contact@asterics.com



NRTW 2026

National Reliability Technology Workshop

Mercredi 1^{er} & jeudi 2 avril 2026 | Grenoble

merci pour votre écoute !

Organisé par :



Financé par :

